

Uređaj za terensko dinamičko balansiranje rotora u dvije ravnine primjenom metode oduzimanja amplituda

Zović, Vedran

Undergraduate thesis / Završni rad

2023

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **University of Zagreb, Faculty of Mechanical Engineering and Naval Architecture / Sveučilište u Zagrebu, Fakultet strojarstva i brodogradnje**

Permanent link / Trajna poveznica: <https://urn.nsk.hr/urn:nbn:hr:235:118327>

Rights / Prava: [In copyright](#) / [Zaštićeno autorskim pravom](#).

Download date / Datum preuzimanja: **2024-07-18**

Repository / Repozitorij:

[Repository of Faculty of Mechanical Engineering and Naval Architecture University of Zagreb](#)



SVEUČILIŠTE U ZAGREBU
FAKULTET STROJARSTVA I BRODOGRADNJE

ZAVRŠNI RAD

Vedran Zović

Zagreb, 2023.

SVEUČILIŠTE U ZAGREBU
FAKULTET STROJARSTVA I BRODOGRADNJE

ZAVRŠNI RAD

Mentori:

Prof. dr. sc. Danijel Pavković, dipl. ing.

Student:

Vedran Zović

Zagreb, 2023.

Izjavljujem da sam ovaj rad izradio samostalno koristeći znanja stečena tijekom studija i navedenu literaturu.

Zahvaljujem se svom mentoru prof. dr.sc. Danijelu Pavkoviću na podršci i savjetima prilikom izrade završnog rada. Također se zahvaljujem svojoj obitelji na svojoj podršci tijekom studija.

Vedran Zović



SVEUČILIŠTE U ZAGREBU
FAKULTET STROJARSTVA I BRODOGRADNJE



Središnje povjerenstvo za završne i diplomske ispite
Povjerenstvo za završne i diplomske ispite studija strojarstva za smjerove:
proizvodno inženjerstvo, računalno inženjerstvo, industrijsko inženjerstvo i menadžment, inženjerstvo
materijala i mehatronika i robotika

Sveučilište u Zagrebu Fakultet strojarstva i brodogradnje	
Datum	Prilog
Klasa: 602 – 04 / 23 – 6 / 1	
Ur.broj: 15 - 1703 - 23 -	

ZAVRŠNI ZADATAK

Student: **Vedran Zović** JMBAG: **0035224794**

Naslov rada na hrvatskom jeziku: **Uređaj za terensko dinamičko balansiranje rotora u dvije ravnine primjenom metode oduzimanja amplituda**

Naslov rada na engleskom jeziku: **Dynamic balancing of two-plane rotor in field applications using the amplitude subtraction method**

Opis zadatka:

Rotori radnih strojeva, a posebice oni koji rade na većim brzinama vrtnje, trebaju redovito balansiranje kako bi se izbjegla pojava neželjenih vibracija zbog disbalansa. Nadalje, ako rotor ima duljinu veću od svojeg promjera, potrebno ga je balansirati u dvije ravnine. Uobičajeno je za takvo balansiranje potrebno rotor postaviti u poseban uređaj koji je u mogućnosti izmjeriti disbalans rotora mjerenjem i amplituda i faznog kuta vibracija. Takva metoda je obično skupa jer zahtijeva rastavljanje stroja u kojem je ugrađen rotor. Cilj ovog završnog rada je napraviti uređaj koji bi mogao odrediti disbalans rotora koji je ugrađen u samom stroju, bez određivanja faznog kuta vibracija. U ovu svrhu se može koristiti metoda oduzimanja amplituda za određivanje disbalansa rotora koja ne zahtijeva određivanje faznog kuta vibracija, ali zato zahtijeva veći broj uzastopnih mjerenja amplitude vibracija uz promjenu položaja testnih utega na rotoru.

U radu je potrebno napraviti sljedeće:

1. Postaviti teorijski model za implementaciju balansiranja rotora metodom oduzimanja amplituda sa kompletnim izvodom modela kojim bi se računali iznosi utega za balansiranje.
2. Osmisliti mjerni sustav koji bi se sastojao od jedno-osnog ili dvo-osnog akcelerometra s magnetskim pričvršćenjem na ležajno mjesto, te mikrokontrolera sa zaslonom i odgovarajućim selektorom u koji bi se unijeli potrebni podaci o rotoru.
3. Izraditi prototip mikrokontrolerskog uređaja uključujući sa dizajnom tiskane pločice za prihvatanje signala i dodatno elektroničko sklopovlje, te ispitati njegovu električku funkcionalnost.
4. Implementirati programsku podršku za ciljani mikrokontroler koji bi na temelju unosa podataka o rotoru i mjerenja akceleracije izračunao masu utega za balansiranje te njegovu poziciju na rotoru.
5. Provesti ispitivanja sustava na eksperimentalnom postavu, gdje je mjerenja na svakom ležajnom mjestu potrebno provesti minimalno tri puta, sa testnim utegom na tri pred-definirane pozicije na rotoru na temelju čega se radi proračun potrebnih utega za balansiranje.

U radu je potrebno navesti korištenu literaturu i eventualno dobivenu pomoć.

Zadatak zadan:

30. 11. 2022.

Datum predaje rada:

1. rok: 20. 2. 2023.
2. rok (izvanredni): 10. 7. 2023.
3. rok: 18. 9. 2023.

Predviđeni datumi obrane:

1. rok: 27. 2. – 3. 3. 2023.
2. rok (izvanredni): 14. 7. 2023.
3. rok: 25. 9. – 29. 9. 2023.

Zadatak zadao:

Izv. prof. dr. sc. Danijel Pavković

Danijel Pavković

Predsjednik Povjerenstva:

Branko Bauer
Prof. dr. sc. Branko Bauer

SADRŽAJ

SADRŽAJ	II
POPIS SLIKA	IV
POPIS TABLICA.....	V
POPIS TEHNIČKE DOKUMENTACIJE	VI
POPIS OZNAKA	VII
SAŽETAK.....	VIII
SUMMARY	IX
1. Uvod	1
2. Modificirana metoda koeficijenata utjecaja.....	2
2.1. Početne pretpostavke.....	2
2.2. Pronalaženje iznosa i pozicije (faznog kuta) disbalansa	3
2.3. Proširenje metode na višeravninski problem	8
3. Testiranje algoritma pomoću simulacije.....	12
3.1. Model za računanje vibracija	12
3.2. Algoritam za balansiranje	15
3.3. Simulacija.....	19
4. Uređaj za balansiranje.....	22
4.1. Konceptna razrada i tražene značajke	22
4.2. Glavne potrebne komponente	23
4.2.1. Akcelerometar.....	23
4.2.2. Komunikacija sa senzorom	24
4.2.3. Zaslona.....	25
4.2.4. Gumbi za interakciju s operaterom	26
4.2.5. Napajanje	26
4.2.6. Mikrokontroler.....	27
4.3. Izrada shema.....	29

4.3.1. Shema senzora.....	29
4.3.2. Shema glavne jedinice	30
4.4. Izrada tiskanih pločica.....	31
4.4.1. Senzor.....	31
4.4.2. Glavna pločica.....	32
5. Izrada uređaja i ispitivanje.....	33
5.1. Eksperimentalni postav	33
5.2. Uređaj.....	34
5.2.1. Sklapanje senzora.....	34
5.2.2. Glavna tiskana pločica	35
5.2.3. Ispitivanje senzora.....	36
6. ZAKLJUČAK.....	37
LITERATURA.....	38
PRILOZI.....	39

POPIS SLIKA

Slika 1: Grafički prikaz problema balansiranja u jednoj ravnini.....	3
Slika 2: Problem u polarnom koordinatnom sustavu	3
Slika 3: Simbolički prikaz vektorskog dijagrama akceleracija	5
Slika 4: Dvoravninski problem sa ucrtanim ravninama balansiranja i virtualnim utezima	8
Slika 5: Grafičko rješenje problema određivanja kutova β	15
Slika 6: Frekvencijska karakteristika zašumljenog signala.....	20
Slika 7: Prikaz greške izračuna vrijednosti korekcijskog utega za promjenjivu amplitudu šuma	21
Slika 8: Izgled LCD zaslona.....	25
Slika 9: Enkoder proizvođača Wurth Elektronik (lijevo) i tipkalo proizvođača E-Switch (desno)	26
Slika 10: 3D Model tiskane pločice senzora	31
Slika 11: 3D model tiskane pločice glavne jedinice (gornja i donja strana)	32
Slika 12: 3D model vratila	33
Slika 13: Eksperimentalni postav	34
Slika 14: Senzor sa pripadnim kablovima.....	35
Slika 15: Glavna tiskana pločica nakon modifikacija	35

POPIS TABLICA

Tablica 1: Usporedba analitičkih rezultata i rezultata dobivenih algoritmom (bez šuma).....	19
Tablica 2: Usporedba analitičkog rješenja i rješenja dobivenog algoritmom (dodan šum)	20
Tablica 3: Glavne karakteristike MC3479	23
Tablica 4: Karakteristike SN75HVD06	24
Tablica 5: Glavne karakteristike zaslona.....	25
Tablica 6: Karakteristike MAX8881EUT33+T	26
Tablica 7: Karakteristike L7805CDT-TR	27
Tablica 8: Karakteristike STM32G041F8P6.....	28
Tablica 9: Popis komponenata senzora	29
Tablica 10: Popis komponenata za glavnu jedinicu	30

POPIS TEHNIČKE DOKUMENTACIJE

001	Senzor
002	Mikrokontroler
003	Napajanje
004	Periferija

POPIS OZNAKA

Oznaka	Jedinica	Opis
α_i, α_{ip}^k	rad	kut između vektora \vec{T}_i i referentne osi
β_i, β_{ip}^k	rad	kut između vektora \vec{VT}_i i referentne osi
ω	rad/s	kutna brzina vrtnje
φ	rad	fazni kut virtualnog disbalansa
F_B	N	centrifugalna sila utega za balansiranje
F_c	N	centrifugalna sila zbog virtualnog disbalansa
i	/	oznaka pozicije testnog utega
k	/	oznaka oslonca
K_i, K_{ip}^k	1/g	koeficijent utjecaja
\mathbf{K}_i	1/g	matrica koeficijenata utjecaja
m	g	masa virtualnog disbalansa
m_B	g	masa utega za balansiranje
m_t	g	masa testnog utega
p	/	oznaka ravnine balansiranja
r	mm	radijus, polumjer
r_B	mm	udaljenost utega za balansiranje od osi rotacije
\vec{Q}_i^I	g	uteg za balansiranje u ravnini 1
\vec{Q}_i^{II}	g	uteg za balansiranje u ravnini 2
\mathbf{Q}_i	g	matrica utega za balansiranje
$\vec{T}_i, \vec{T}_{ip}^k$	/	vektor utjecaja testnog utega na i -tom položaju
\mathbf{V}	/	matrica početnih vibracija
\vec{V}, \vec{V}^k	/	vektor utjecaja virtualne mase
$\vec{VT}_i, \vec{VT}_{ip}^k$	/	zbroj vektora utjecaja virtualne mase i utjecaja testnog utega na i -tom položaju
X_v, X_{vm}^k	/	pomoćna veličina
$X_{VT_{ip}}^k$	/	x koordinata vrha vektora \vec{VT}_{ip}^k
Y_v, Y_{vm}^k	/	pomoćna veličina
$Y_{VT_{ip}}^k$	/	y koordinata vrha vektora \vec{VT}_{ip}^k

SAŽETAK

U završnom radu se razrađuje uređaj za dinamičko terensko balansiranje vratila. Predloženi uređaj koristi metodu oduzimanja amplituda (modificiranu metodu koeficijenata utjecaja) za određivanje iznosa i pozicije utega za balansiranje. Na temelju teorijske podloge metode, napisana je Matlab skripta pomoću koje se može izvesti simulacija radi testiranja metode u realnim uvjetima. Provedena je analiza rezultata dobivenih algoritmom za različite iznose amplitude šuma, i zaključeno je da je metoda održiva za traženu namjenu ako su izražene vibracije isključivo vezane uz disbalans vratila. Nakon ispitivanja razrađen je koncept uređaja i izabrane su potrebne komponente za izradu uređaja. Pomoću programa Altium Designer napravljene su sheme za potrebne sklopove na temelju kojih su izrađeni modeli tiskanih pločica spremnih za izradu uređaja.

Ključne riječi: vibracije, uređaj za terensko balansiranje, metoda koeficijenata utjecaja, metoda oduzimanja amplituda, vratilo, dvoravninsko balansiranje

SUMMARY

In this bachelor's thesis, a concept for a device for dynamic field balancing of shafts is developed. The proposed device uses amplitude subtraction method (modified influence coefficient method) in order to calculate masses and positions of balancing weights. Based on the theoretical foundations, a Matlab script was developed in order to test the algorithm in realistic simulation created conditions. By analysing the results obtained by means of simulation for different amplitudes of white noise, it is concluded that the method is viable for this application, but only when there is a distinctive level of vibrations that is caused by shaft unbalance. After testing, the concept for the device was developed and needed electrical components were chosen. Using Altium Designer software, needed circuit schematics and printed circuit boards models were made in order to assemble the device.

Key words: vibrations, device for field balancing, influence coefficients method, amplitude subtraction method, shaft, two-plane balancing

1. Uvod

Vibracije se javljaju kod svih uređaja koji su sebi imaju dijelove koji se na neki način kreću, bilo da se gibaju linearno ili rotiraju. Uslijed velikih amplituda vibracija ili frekvencija vibracija koje se podudaraju s vlastitim frekvencijama uređaja (rezonancija), može doći do pojave velikih sila koje onda mogu kroz dulji period djelovanja oštetiti ili u najgorem slučaju uništiti uređaj. Zato je bitno svesti vibracije na prihvatljivu razinu.

„Vibracije su periodično ili ciklično gibanje mehaničkih sustava (strojevi, građevine i dr.) oko ravnotežnog položaja prouzročeno vanjskom periodičnom silom ili otklonom iz ravnotežnoga položaja. Vibracije se javljaju sa relativno malim pomacima od ravnotežnog položaja. Vibracije mogu biti slobodne ili prisilne. Slobodne vibracije se dijele na prigušene i neprigušene.“ [1]

U ovom radu promatraju se prisilne vibracije dugih krutih rotirajućih vratila. „Vratilo je strojni element koji prenosi rotacijsko gibanje i zakretni moment. Vratila su opterećena na savijanje i uvijanje (torziju).“ [2] Vibracije rotirajućih vratila nastaju zbog nehomogene raspodjele mase po volumenu vratila, zbog čega se prilikom rotacije vratila javljaju centrifugalne sile koje uzrokuju vibracije. Nehomogenost vratila može biti uzrokovana greškama pri izradi ili obradi, te oštećenjima nastalim prilikom eksploatacije vratila. Vibracije su često popraćene izrazitom bukom.

Da bi se vibracije svele na željenu i prihvatljivu razinu, često se vrši tzv. balansiranje vratila. To je postupak kod kojeg se pomoću posebnih mjernih uređaja određuje koliko je potrebno i na kojim mjestima dodati ili oduzeti materijala (mase) da bi se smanjile vibracije vratila. Balansiranje se dijeli na statičko i dinamičko. Statičko se izvodi kod vratila u mirovanju (bez rotacije), dok se dinamičko izvodi pri konstantnoj brzini vrtnje (najčešće pogonskoj brzini). Terensko balansiranje, pogotovo ako se mjeri fazni kut vibracija, zahtijeva skupu opremu, te operatera koji zna rukovati danom opremom.

Cilj ovog završnog rada je dizajnirati glavne komponente za uređaj kojim bi čak i osoba koja ne zna teorijsku podlogu mogla vrlo jednostavno obaviti terensko balansiranje slijedeći jednostavne korake. U nastavku obrađuje se metoda kojom se vrši balansiranje, konceptualna razrada uređaja, shema i dizajn tiskane pločice uređaja i izrada prototipa programa za simulacijsko testiranje uređaja.

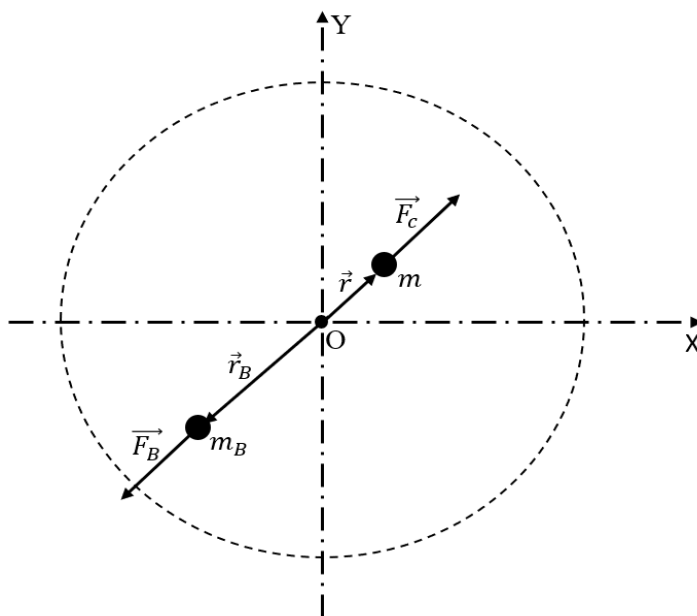
2. Modificirana metoda koeficijenata utjecaja

U praksi je za balansiranje vratila najrasprostranjenija metoda koeficijenata utjecaja (engl. Influence coefficients method). U općenitom slučaju se za balansiranje bilo kojeg strojnog dijela mora mjeriti amplituda i fazni kut vibracija. Bez tih mjerenja se ne može odrediti na kojem mjestu i koliko je potrebno oduzeti ili dodati mase da bi se strojni dio balansirao.

Izvod u nastavku je prema članku [3]. Metoda koeficijenata utjecaja je proširena tako da ne zahtijeva mjerenje faznog kuta vibracija, nego je moguće samo iz amplitude vibracija odrediti mjesto i iznos disbalansa. Zato što se ne mjeri fazni kut, za balansiranje vratila ovom metodom potrebno je provesti veći broj mjerenja u odnosu na metode koje koriste mjerenje faznog kuta vibracija.

2.1. Početne pretpostavke

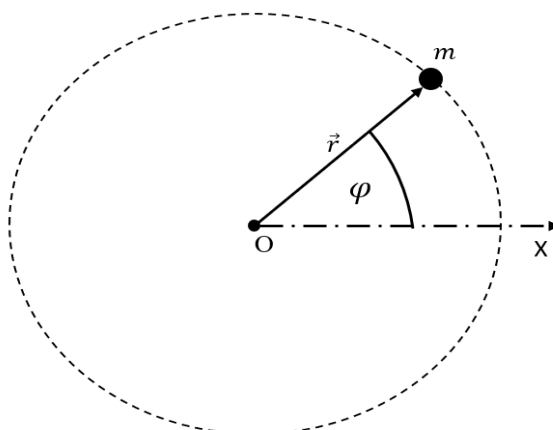
Za jednostavnije objašnjenje metode, koncept će se obraditi na problemu koji iziskuje jednoravninsko balansiranje (npr. zamašnjak). Kreće se od pretpostavke da je sva masa strojnog dijela koncentrirana u jednoj materijalnoj točki (centru mase). U slučaju savršene raspodjele mase po volumenu strojnog dijela, i savršenoj izradi, taj centar mase leži na osi rotacije strojnog dijela. Centrifugalna sila koja uzrokuje vibracije vratila van balansa, a iznosi $F_c = mr\omega^2$ gdje je m masa strojnog dijela, r najmanja udaljenost centra mase od osi rotacije i ω kutna brzina vrtnje, je u tom slučaju 0 jer je $r = 0$. U realnom slučaju $r \neq 0$, pa ni sila nije jednaka 0. Da bi eliminirali tu silu potrebno je odrediti m_B , masu utega za balansiranje, i r_B , udaljenost utega od osi rotacije, tako da vrijedi $F_c - F_B = mr\omega^2 - m_B r_B \omega^2 = 0$. Izraz prije odnosi se na skalarne iznose centrifugalnih sila, dok su one u stvarnosti vektori u ravnini okomitoj na os rotacije. Na sljedećoj slici [Slika 1] je grafički prikaz problema.



Slika 1: Grafički prikaz problema balansiranja u jednoj ravnini

2.2. Pronalaženje iznosa i pozicije (faznog kuta) disbalansa

U praksi se ne traži položaj stvarnog centra mase strojnog dijela, nego se uzima pretpostavka da je strojni dio balansiran, ali da postoji mali virtualni uteg koji se nalazi na nekoj poznatoj udaljenosti od osi rotacije (npr. na vratilu bi to bio vanjski polumjer). Tada je potrebno odrediti masu tog virtualnog utega, i njegov položaj u x-y ravnini (radi lakšeg računanja, kartezijski koordinatni sustav se često zamjenjuje sa polarnim koordinatnim sustavom, u kojemu je uz poznat r , potrebno odrediti masu utega i kut zakreta u odnosu na referentnu os (njegov fazni pomak), vidi sliku[Slika 2]).



Slika 2: Problem u polarnom koordinatnom sustavu

Kada je izračunat iznos tog virtualnog utega i njegov položaj, možemo vrlo lako balansirati strojni dio tako da ili oduzmemo masu tog virtualnog utega na tom mjestu ili da na mjestu koje je radijalno suprotno virtualnom utegu (u polarnim koordinatama to je na mjestu $\varphi + 180^\circ$) dodamo uteg mase izračunatog virtualnog utega. Za određivanje mase i njenog položaja metoda koja se razmatra koristi testni uteg poznate mase koji se postavlja na minimalno tri različite lokacije (tri različita fazna kuta na jednakoj udaljenosti od osi rotacije) na strojnom dijelu u ravnini balansiranja. Referentno mjesto na kojem se računa da je fazni kut 0° je obično mjesto na koje se postavi prvi uteg. Ravnina balansiranja je ravnina u koju se postavljaju testni utezi (normala na tu ravninu je os rotacije). Masa testnog utega bi trebala biti usporediva sa disbalansom tako da se mjerenjem mogu očitati promjene koje nastaju postavljanjem testnog utega na različita mjesta u ravnini balansiranja. Taj uteg u kombinaciji sa virtualnim utegom stvara vibracije kojima se mjerenjem može odrediti amplituda. Ako je testni uteg bliže mjestu na kojem bi se trebao postaviti uteg za balansiranje, tada će vibracije biti manje, a ako je bliže mjestu disbalansa vibracije će biti veće. Pomoću tih razlika, poznatog utega i mjesta na koja se uteg postavio moguće je odrediti masu virtualnog utega i njegov položaj.

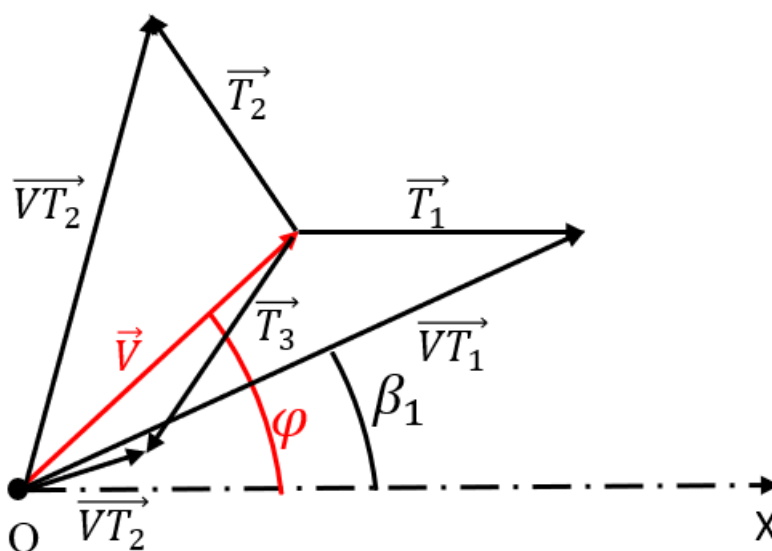
Silu je teško mjeriti bez modificiranja oslonaca vratila, ali ono što možemo mjeriti relativno jednostavno jesu posljedice sile, a to su ubrzanja, brzine i pomaci. Mjerenjem ubrzanja može se vrlo precizno odrediti intenzitet vibracija pri većim brzinama vrtnje zato što su one proporcionalne ω^2 , te samo mali disbalans uzrokuje veliku promjenu u akceleraciji. No zbog te ovisnosti prilikom postupka balansiranja iznimno je važno da se sva mjerenja odvijaju na istoj brzini vrtnje, pošto male promjene jako utječu na rezultat i ako se vibracije mjere na različitim brzinama vrtnje, mjerenja su neiskoristiva. Također, zato što se mjerenja ne mogu obaviti u ravnini balansiranja (fizički je nemoguće kod rotirajućih strojnih dijelova), mjerenja se moraju odraditi na osloncu koji je najbliži ravnini balansiranja (kod jednoravninskog balansiranja) jer se na njemu najviše vidi utjecaj disbalansa.

Iz poznate amplitude akceleracije ne možemo izravno izračunati masu virtualnog utega, ali možemo usporedbom rezultata obavljenih mjerenja i poznatih veličina doći do traženih veličina. U daljnjem razmatranju, akceleracija će biti predstavljena kao vektorska veličina gdje će izmjerena amplituda (efektivna vrijednost vibracija) predstavljati duljinu vektora, a kut

vektora u odnosu na referentnu os predstavljati će fazni kut utega. Smatrati će se da je akceleracija bezdimenzijska veličina. U daljnjem razmatranju koriste se slijedeće oznake:

- \vec{V} – vektor utjecaja virtualne mase,
- \vec{T}_i – vektor utjecaja testnog utega na i -tom položaju,
- \vec{VT}_i – zbroj vektora utjecaja virtualne mase i utjecaja testnog utega na i -tom položaju,
- β_i – kut između vektora \vec{VT}_i i referentne osi,
- φ – kut između vektora \vec{V} i referentne osi,
- α_i – kut između vektora \vec{T}_i i referentne osi, te
- K_i – koeficijent utjecaja.

Prvo mjerenje obavlja se bez testnog utega i to mjerenje nam predstavlja samo utjecaj virtualne mase. Zatim se na strojni dio montira testni uteg na proizvoljno određenu poziciju, koju se proglaši referentnim mjestom (fazni kut na tom mjestu je 0°), te se napravi mjerenje.



Slika 3: Simbolički prikaz vektorskog dijagrama akceleracija

Uteg se pomakne na ostale dvije pozicije i naprave se mjerenja (ovdje je odlučeno da su te pozicije 120° i 240° u odnosu na referentnu os, a pozitivan kut je u smjeru suprotnom kazaljci na satu). Mjerenjem se dobije vektorski dijagram iz kojeg se mogu izračunati nepoznate veličine [Slika 3]. Nacrtni dijagram nije stvarni prikaz mjesta disbalansa jer nam je kut φ nepoznat.

Također, na slici je označen samo kut β_1 za vektor \overline{VT}_1 , kako slika ne bi bila nepregledna. Ono što je poznato su duljine vektora \overline{VT}_i (efektivna vrijednost izmjerenih vibracija za pojedini položaj testnog utega) i duljina vektora \vec{V} (inicijalna vrijednost vibracija), te je poznato da su vektori \vec{T}_i jednake duljine jer se koristio isti uteg za sva 3 mjerenja, te je vratilo imalo istu kutnu brzinu vrtnje tijekom tih mjerenja.

Prema članku [3] može se izračunati vektor koji gleda u smjeru vektora \vec{V} . Njegove komponente su:

$$\begin{bmatrix} X_v \\ Y_v \end{bmatrix} = \frac{1}{\sum_{i=1}^3 |VT_i|} * \begin{bmatrix} \cos \alpha_1 & \cos \alpha_2 & \cos \alpha_3 \\ \sin \alpha_1 & \sin \alpha_2 & \sin \alpha_3 \end{bmatrix} \begin{bmatrix} |VT_1|^2 \\ |VT_2|^2 \\ |VT_3|^2 \end{bmatrix}, \quad (1)$$

gdje su α_1 , α_2 i α_3 kutovi iznosa 0° , 120° i 240° (mjesto postavljanja testnih utega).

Iz komponenti se može izračunati kut φ vektora \vec{V} .

$$\varphi = \text{atan2} \left(\frac{Y_v}{X_v} \right) \quad (2)$$

Funkcija *atan2* je u programiranju funkcija koja za razliku od *arctg* uzima u obzir predznake komponenata vektora i vraća kut u ispravnom kvadrantu. Sa poznatim kutom φ možemo odrediti kutove β_i preko jednadžbe ispod.

$$\beta_i = \begin{cases} \alpha_i + \sin^{-1} \left(\sin (\varphi - \alpha_i) * \frac{|V|}{|VT_i|} \right), \varphi \geq \alpha_i \\ \alpha_i - \sin^{-1} \left(\sin (\alpha_i - \varphi) * \frac{|V|}{|VT_i|} \right), \alpha_i > \varphi \end{cases} \quad (3)$$

Sada možemo zapisati vektore \vec{V} i \overline{VT}_i po komponentama:

$$\vec{V} = \begin{bmatrix} V_x \\ V_y \end{bmatrix} = \begin{bmatrix} |V| \cos \varphi \\ |V| \sin \varphi \end{bmatrix}, \quad (4)$$

$$\overline{VT}_i = \begin{bmatrix} VT_{i,x} \\ VT_{i,y} \end{bmatrix} = \begin{bmatrix} |VT_i| \cos \beta_i \\ |VT_i| \sin \beta_i \end{bmatrix}. \quad (5)$$

Prema slici [Slika 3] oduzimanjem \vec{V} od \overline{VT}_i dobije se vektor \vec{T}_i .

$$\vec{T}_i = \begin{bmatrix} T_{i,x} \\ T_{i,y} \end{bmatrix} = \overline{VT}_i - \vec{V} \quad (6)$$

Za daljnji izračun potrebna je samo duljina vektora \vec{T}_i (kod jednoravninskog problema) koja se jednostavno dobije primjenom Pitagorinog poučka.

$$|T_i| = \sqrt{T_{i,x}^2 + T_{i,y}^2} \quad (7)$$

Kako je duljina vektora \vec{T}_i izravno vezana uz promjenu mjerene akceleracije kada je testni uteg na mjestu i , možemo izračunati tzv. koeficijent utjecaja po kojem je ova metoda dobila ime.

$$K_i = \frac{m_t}{|T_i|} \quad (8)$$

Množenjem koeficijenta utjecaja sa duljinom vektora početnih vibracija dobije se masa virtualnog utega koji se traži.

$$m_i = K_i * |V| \quad (9)$$

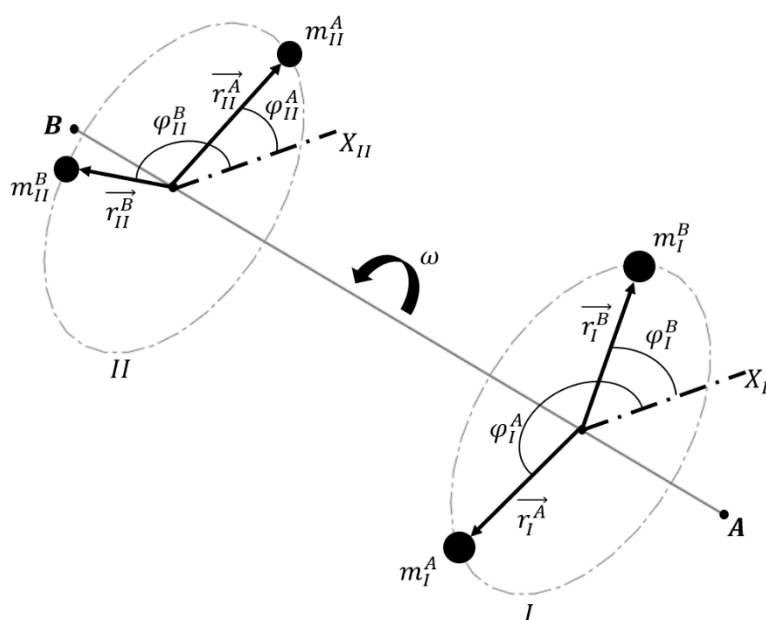
Vidi se da se računom mogu dobiti 3 vrijednosti za virtualni uteg ako se izračuna duljina svakog vektora \vec{T}_i , i u općem slučaju te vrijednosti će biti različite (različiti rezultati mogu doći zbog šuma, greške zaokruživanja i sl.). Prava vrijednost tog utega će vjerojatno biti negdje između te tri izračunate vrijednosti, a vrijednost najbliža stvarnoj vrijednosti dobije se aritmetičkom sredinom ta tri rezultata. Konačni iznos utega i njegova pozicija vidi se u sljedećem izrazu.

$$m = \frac{\sum_{i=1}^3 m_i}{3} \approx \varphi \quad (10)$$

Ako se oduzima masa tada treba oduzeti masu m na mjestu φ , u suprotnom dodaje se ista ta masa na mjestu $\varphi + 180^\circ$. Cijeli postupak opisan u ovom poglavlju podrazumijeva da su svi utezi na istom radijusu r .

2.3. Proširenje metode na višeravninski problem

Vratila općenito imaju izraženu aksijalnu dimenziju (duljinu) u odnosu na radijalnu (promjer vratila), zbog čega obično imaju više od jednog oslonca. Centrifugalna sila svakog diferencijalnog dijela mase koji se rotira nekom kutnom brzinom ω prenosi se u nekom omjeru na oslonce ovisno o aksijalnom položaju diferencijalnog dijela mase. Ako je radijalna raspodjela mase homogena, tada nema reakcija u osloncima. Ako je raspodjela nehomogena, javljaju se reakcije. Da bi se reakcije u osloncima (vibracije koje te reakcije prouzrokuju) svele na prihvatljive razine, nužno je balansirati vratilo u minimalno onoliko ravnina koliko ima oslonaca. Svaka ravnina balansiranja (koja bi trebala biti blizu pripadnog oslonca) sadrži onoliko virtualnih disbalansa koliko ima ravnina balansiranja. Kako bi se riješili vibracija, potrebno je postavljanjem po jednog utega u svaku od ravnina balansiranja poništiti utjecaj svih izračunatih virtualnih disbalansa. Skica dvoravninskog problema vidi se na sljedećoj slici [Slika 4].



Slika 4: Dvoravninski problem sa ucrtanim ravninama balansiranja i virtualnim utezima

Postupak je praktički identičan postupku opisanom u prethodnom poglavlju, osim što je broj potrebnih mjerenja višestruko veći. Za svaku ravninu balansiranja potrebno je odraditi

inicijalno mjerenje i zatim po jedno za svaki položaj testnog utega u svakoj ravnini na svim osloncima. Za problem sa dvije ravnine balansiranja i dva oslonca, potrebno je napraviti 14 mjerenja. Kako je uređaj namijenjen prvenstveno balansiranju vratila koja imaju 2 oslonca, u daljnjem izvodu će biti fokus na postupku za taj konkretan slučaj. Za daljnje razmatranje koristit će se sljedeće oznake:

- \vec{V}^k – vektor utjecaja virtualne mase na vibracije u osloncu k , inicijalna mjerenja.
- \vec{T}_{ip}^k – vektor utjecaja testnog utega na i -tom položaju u ravnini p na vibracije u osloncu k ,
- $\overrightarrow{VT}_{ip}^k$ – zbroj vektora utjecaja virtualne mase i utjecaja testnog utega na i -tom položaju u ravnini p , za vibracije u osloncu k ,
- β_{ip}^k – kut između vektora $\overrightarrow{VT}_{ip}^k$ i referentne osi,
- φ_p^k – kut između vektora \vec{V}_p^k i referentne osi,
- α_{ip}^k – kut između vektora \vec{T}_{ip}^k i referentne osi, te
- K_{ip}^k – koeficijent utjecaja u ravnini p , mjereno u osloncu k .

Ono što je važno naglasiti je da su vektori \vec{V}^k , a to su vrijednosti početnih mjerenja, jednakog iznosa u svim ravninama balansiranja p .

Koristeći isti postupak kao i u prethodnom poglavlju, za svaki set mjerenja (pod setom mjerenja podrazumijevaju se tri mjerenja vibracija na jednom od dva oslonca sa testnim utegom na predviđenim pozicijama u jednoj od dvije ravnine), računaju se potrebne veličine. Ako se umjesto m uvrsti I ili II te umjesto k A i B, dobiju se 4 položaja virtualnih utega:

$$\begin{bmatrix} X_{vp}^k \\ Y_{vp}^k \end{bmatrix} = \frac{1}{\sum_{i=1}^3 |\overrightarrow{VT}_i^k|} * \begin{bmatrix} \cos \alpha_{1p}^k & \cos \alpha_{2p}^k & \cos \alpha_{3p}^k \\ \sin \alpha_{1p}^k & \sin \alpha_{2p}^k & \sin \alpha_{3p}^k \end{bmatrix} \begin{bmatrix} (|\overrightarrow{VT}_1^k|)^2 \\ (|\overrightarrow{VT}_2^k|)^2 \\ (|\overrightarrow{VT}_3^k|)^2 \end{bmatrix}, \quad (11)$$

$$\varphi_p^k = \text{atan2} \left(\frac{Y_{vp}^k}{X_{vp}^k} \right) \quad (12)$$

Ovdje se nailazi na problem sa algoritmom prema [3]. Jednadžba (3) ne vraća pouzdano kutove β_i u svim kvadrantima x-y ravnine. Ispitivanjem algoritma u Matlabu [vidi poglavlje 0]

uočeno je odstupanje od rezultata dobivenih grafičkom metodom. Da bi se uklonila greška, napravljen je drugi algoritam koji umjesto da koristi arcsin funkciju računa kutove na temelju točaka koje su sjecišta pravca i kružnice. Sjecište pravca i kružnice u općenitom slučaju ima 2 rješenja, pa se na temelju udaljenosti točke koja je vrh vektora \vec{V}_m^k i izračunatih točaka uz poznati odnos duljina vektora \vec{T}_{lm}^k (sve bi teoretski trebale biti iste), izabiru točke koje su najvjerojatnija rješenja danog problema. Iz izabranih točaka se relacijom ispod mogu izračunati kutovi β_{ip}^k .

$$\beta_{ip}^k = \text{atan2} \left(\frac{Y_{VT_{ip}^k}}{X_{VT_{ip}^k}} \right) \quad (13)$$

$Y_{VT_{ip}^k}$ i $X_{VT_{ip}^k}$ su koordinate vrha vektora \vec{VT}_{lp}^k .

Sa izračunatim kutovima mogu se odrediti potrebne vrijednosti prema izrazima (4), (5) i (6), s time da se pazi da se za svaku vrijednost koja se računa svim članovima izraza podudaraju indeksi p i k . Umjesto da se računaju duljine vektora \vec{T}_{lp}^k , u izraz (8) se uvrštava kao vektor zajedno sa masom testnog utega koja se također zapiše kao vektor duljine m_t pod kutom α_{ip}^k , čime koeficijent utjecaja postaje vektor. Izraz za koeficijente utjecaja sada postaje:

$$\vec{K}_{lm}^k = \frac{\vec{T}_{lp}^k}{m_{t,lp}^k}. \quad (14)$$

Također su u ovome izrazu zamijenjena mjesta masi utega i duljini vektora, radi potrebe kasnijeg računa.

Prema članku [4], koji je inspiracija za ovaj rad i uređaj, za svaki koeficijent utjecaja računaju se mase virtualnih utega u pripadnim ravninama te se njihovim međusobnim oduzimanjem u pojedinoj ravnini dobije korekcijski uteg u toj ravnini. Takav postupak naziva se metoda oduzimanja amplituda. Ako se pojednostavi postupak, mogu se direktno izračunati potrebni utezi iz 2 jednadžbe sa 2 nepoznanice. Koeficijenti utjecaja ustvari predstavljaju utjecaj utega postavljenog u ravnini p , na vibracije u osloncu k , pa se može zapisati sustav jednadžbi kao:[5]

$$\vec{Q}_i^I \vec{K}_{iI}^A + \vec{Q}_i^{II} \vec{K}_{iI}^B = -\vec{V}^A, \quad (15)$$

$$\vec{Q}_i^I \vec{K}_{iII}^A + \vec{Q}_i^{II} \vec{K}_{iII}^B = -\vec{V}^B, \quad (16)$$

gdje je \vec{Q}_i^A vektor koji definira korekcijski uteg u ravnini I i \vec{Q}_i^{II} vektor koji definira korekcijski uteg u ravnini II. Kutovi pripadajućih vektora označavaju mjesto gdje je potrebno dodati masu. U obliku umnoška matrica sustav jednažbi glasi:

$$\mathbf{K}_i * \mathbf{Q}_i = -\mathbf{V}, \quad (17)$$

$$\begin{bmatrix} \vec{K}_{iI}^A & \vec{K}_{iI}^B \\ \vec{K}_{iII}^A & \vec{K}_{iII}^B \end{bmatrix} \begin{bmatrix} \vec{Q}_i^I \\ \vec{Q}_i^{II} \end{bmatrix} = - \begin{bmatrix} \vec{V}^A \\ \vec{V}^B \end{bmatrix}, \quad (18)$$

Rješenja se dobiju množenjem inverza matrice \mathbf{K}_i sa matricom $-\mathbf{V}$, ili rješavanjem sustava jednažbi. Ovdje se također dobiju po tri rješenja za svaki od vektora, pa se jednostavno aritmetičkom sredinom odrede konačna rješenja.

3. Testiranje algoritma pomoću simulacije

Prije izrade programa za mikrokontroler, cijeli algoritam je zapisan u Matlabu kako bi se provjerila njegova ispravnost. Za testiranje algoritma napravljena je skripta koja simulira rezultate mjerenja na temelju zadanih disbalansa i računa analitička rješenja za korekcijske utege iz poznatih dimenzija vratila, pozicija disbalansa i ravnina balansiranja radi usporedbe sa rezultatima dobivenih algoritmom.

3.1. Model za računanje vibracija

U nastavku je naveden Matlab kod kojim se računa analitičko rješenje i stvara matrica mjerenja koja se kasnije ubacuje u algoritam da bi se provjerila njegova ispravnost.

```

%% Izračun analitičkog rješenja
% geometrijske karakteristike vratila
L = 500; %duljina između oslonaca
L1 = 50; %duljina od prvog oslonca do prve ravnine balansiranja
L2 = 450; %duljina od prvog oslonca do druge ravnine balansiranja
R = 21; %polumjer na koji se stavlja uteg

N = 3000; %brzina vrtnje
omega = N/60*2*pi; %kutna brzina

%utezi za debalans
weight = [15 10; %masa [g]
          400 100; %pozicija mjerena od prvog oslonca [mm]
          45 135; %kut u odnosu na referentnu oznaku [°]
          R R]; %polumjer na kojem je montiran uteg

% izračun sila koje djeluju na vratilo
F = zeros(2,size(weight, 2));
for i=1:size(weight, 2)
    F(:,i) = weight(1, i)*1/2*weight(4, i)*omega^2/1e6.*[cosd(weight(3,
i))];
    sind(weight(3, i));
end

% računanje sila potrebnih za balansiranje zadanih debalansa (analitičko
rješenje)
for k = 1:size(F, 1)
    s = 0;
    j = 1;
    for i = F(k, :)
        s = s + i*(weight(2, j)-L2);
        j = j+1;
    end
    F1(k) = -1/(L1-L2)*s;
end

```

```

for k = 1:size(F, 1)
    F2(k) = -(F1(k)+sum(F(k,:)));
end

% utezi za balansiranje (analitičko rješenje)
m1 = [sqrt(F1(1)^2+F1(2)^2)/(omega^2*R/2)*1e6, atan2d(F1(2), F1(1))];
m2 = [sqrt(F2(1)^2+F2(2)^2)/(omega^2*R/2)*1e6, atan2d(F2(2), F2(1))];

%% Simulacija mjerenih rezultata
M = 1; %% prividna masa, za skaliranje amplituda vibracija(prividno,
proizvoljno izabrano)
n_a = 0.01; %amplituda bijelog šuma, relativna
sample_freq = 500; % frekvencija uzimanja uzoraka
NoS = 500; % broj uzoraka

%testni uteg sa pozicijama
mt = 20;
t_weight = [mt mt mt mt mt mt; %masa
    L1 L1 L1 L2 L2 L2; %pozicija
    0 120 240 0 120 240; %kut u odnosu na referentnu poziciju
    R R R R R R]; %promjer na kojem se nalazi uteg

% izrada nove matrice koja sadrži utege za debalans i testni uteg
% za svaku poziciju testnog utega posebno
for z = 1:size(t_weight,2)+1
    if z==size(t_weight,2)+1
        W = weight;
    else
        W(:,1:size(weight,2)) = weight;
        W(:,size(weight,2)+1) = t_weight(:,z);
    end

    % izračun sila
    F = zeros(2,size(W, 2));

    for i=1:size(W, 2)
        F(:,i) = W(1, i)*1/2*W(4, i)*omega^2/1e6.*[cosd(W(3, i));
            sind(W(3, i))];
    end

    for k = 1:size(F, 1)
        s = 0;
        j = 1;
        for i = F(k, :)
            b = L-W(2,j);
            s = s + i*b;
            j = j+1;
        end
        Fa(k) = (-1/L)*s;
    end

    for k = 1:size(F, 1)
        Fb(k) = -(Fa(k)+sum(F(k,:)));
    end

```

```
t = [0:NoS-1].'*1/sample_freq;
    FA = sqrt(Fa(1)^2+Fa(2)^2);
    FB = sqrt(Fb(1)^2+Fb(2)^2);

    A_raw =
1/9.81/M*FA*(sin(omega*t+ones(size(t))*rand(1)*2*pi)+n_a*randn(size(t)));
    B_raw =
1/9.81/M*FB*(sin(omega*t+ones(size(t))*rand(1)*2*pi)+n_a*randn(size(t)));

    A_din = A_raw-mean(A_raw);
    B_din = B_raw-mean(B_raw);

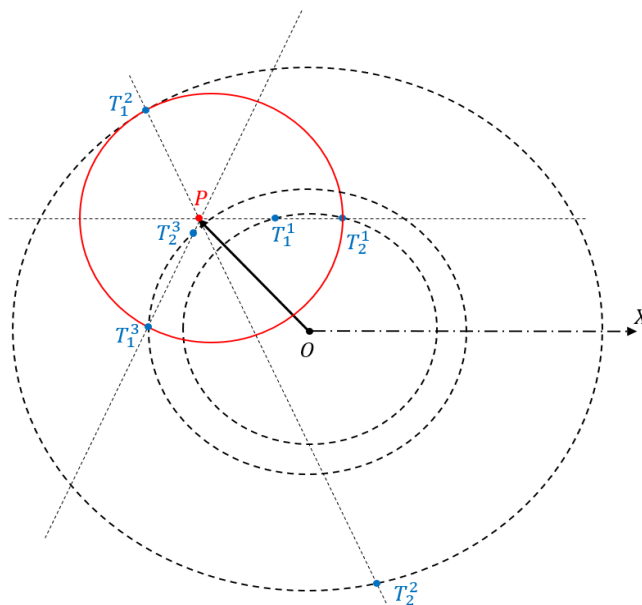
    % akceleracije u osloncima za dane podatke
    a_A(z) = sqrt(sum(A_din.^2)/size(A_din,1));
    a_B(z) = sqrt(sum(B_din.^2)/size(B_din,1));

end

% matrica izmjerenih veličina
Mjerenja = [a_A(7) a_A(7) a_B(7) a_B(7);
            a_A(1) a_A(4) a_B(1) a_B(4);
            a_A(2) a_A(5) a_B(2) a_B(5);
            a_A(3) a_A(6) a_B(3) a_B(6)];
```

3.2. Algoritam za balansiranje

U nastavku je prikazan algoritam za balansiranje sa napravljenim izmjenama spomenutim u poglavlju [2.3] vezano za izračun kutova β . Kutovi β se računaju iz točaka T koje se nalaze na jednakoj udaljenosti od točke P , koja predstavlja kraj vektora \vec{V}^k , što proizlazi iz uvjeta da su vektori \vec{T}_{lp}^k jednake duljine. Na slici [Slika 5] je grafički prikaz rješenja koje se traži algoritmom.



Slika 5: Grafičko rješenje problema određivanja kutova β

Algoritam odlučuje koje točke izabrati na temelju standardne devijacije 2 vrijednosti iz skupa od 3 udaljenosti. U skupu se nalazi po jedna udaljenost od točke P do jedne od dvije točke T na svakoj isprekidanoj kružnici koja predstavlja duljinu jednog od vektora \vec{VT}_{lp}^k u danoj ravnini balansiranja. Izabire se onaj skup u kojem podskup od 2 vrijednosti ima najmanju standardnu devijaciju (što govori da su jednom skupu barem dvije udaljenosti gotovo identične). Ako su u jednom od dva skupa vrijednosti udaljenosti približno iste, tj. da im je standardna devijacija manja od praga, tada se za danji izračun koriste točke koje tvore udaljenosti iz danog skupa. U suprotnom se traži koji od članova skupa, u kojem su 2 vrijednosti slične, odstupa, a točka kojom se dobije ta udaljenost se zamjenjuje pripadnom točkom iz drugog skupa vrijednosti. Tako se osigurava da svi vektori \vec{T}_{lp}^k imaju jednake duljine.

```

%% Algoritam za balansiranje
mt = 10; %masa testnog utega
treshold = 0.1;

Beta = zeros (4,3);
Y1= zeros (4,3);
Y2= zeros (4,3);
X1= zeros (4,3);
X2= zeros (4,3);
d1= zeros (4,3);
d2= zeros (4,3);
M_angled = zeros(1,4);
M_angle = zeros(1,4);

for b = 1:4
    A0 = Mjerenja(1,b); %akceleracija bez dodanih utega
    A1 = Mjerenja(2:end,b).'; %akceleracija sa dodanim utezima

    alfa_d = [ 0 120 240]; %kutevi testnih utega
    alfa = alfa_d./360.*(2*pi); %pretvorba u radiane

    %računanje komponenata kuta debalansa
    angle_comp = 1/(sum(A1)).*[cos(alfa(1)) cos(alfa(2)) cos(alfa(3))];
    sin(alfa(1)) sin(alfa(2)) sin(alfa(3))]*((A1.').^2);

    % fazni kut debalansa
    M_angle(b) = atan2(angle_comp(2),angle_comp(1)); %radijani
    M_angled(b) = M_angle(b)/(2*pi)*360; %stupnjevi

    %izračun svih točaka sjecišta kružnica i pravaca, te duljina od vektora V
    for a=1:3
        P = A0*[cos(M_angle(b)) sin(M_angle(b))];
        c = tan(alfa(a));
        d = P(2)-c*P(1);
        r = A1(a);
        if alfa(a)==0
            Y1(b,a) = d;
            Y2(b,a) = d;
            X1(b,a) = sqrt(r^2-Y1(b,a)^2);
            X2(b,a) = -sqrt(r^2-Y1(b,a)^2);
            d1(b,a) = sqrt((X1(b,a)-P(1))^2+(Y1(b,a)-P(2))^2);
            d2(b,a) = sqrt((X2(b,a)-P(1))^2+(Y1(b,a)-P(2))^2);
        else
            Y1(b,a) = ((2*d)+sqrt((2*d)^2-4*(c^2+1)*(d^2-
c^2*r^2)))/(2*(c^2+1));
            Y2(b,a) = ((2*d)-sqrt((2*d)^2-4*(c^2+1)*(d^2-
c^2*r^2)))/(2*(c^2+1));
            X1(b,a) = (Y1(b,a)-d)/c;
            X2(b,a) = (Y2(b,a)-d)/c;
            d1(b,a) = sqrt((X1(b,a)-P(1))^2+(Y1(b,a)-P(2))^2);
            d2(b,a) = sqrt((X2(b,a)-P(1))^2+(Y2(b,a)-P(2))^2);
        end
    end
end
end

```

```

% izbor točaka koje su rješenja sustava
for b = 1:4
    dev = inf;
    for i = 1:3
        for j = 1:3
            if i~=j
                if std([d1(b,i) d1(b,j)])< dev
                    dev = std([d1(b,i) d1(b,j)]);
                    index = 1;
                end
            end
        end
    end
    for i = 1:3
        for j = 1:3
            if i~=j
                if std([d2(b,i) d2(b,j)])< dev
                    dev = std([d2(b,i) d2(b,j)]);
                    index = 3;
                end
            end
        end
    end
    if index<3
        D = d1(b,:);
        e(b) = 1;
    else
        D = d2(b,:);
        e(b) = 2;
    end
    f(b) = 1;
    if std(d1(b,:))< treshold || std(d2(b,:))<treshold
        f(b) = 0;
    else
        for i = 1:3
            if abs(D(i)- mean(D))> abs(D(f(b))-mean(D))
                f(b) = i;
            end
        end
    end
end

%izračun kuteva Beta
for a = 1:3
    if e(b) == 1
        if f(b)==0
            Beta(b,a) = atan2(Y1(b,a), X1(b,a));
        else
            if a ~= f(b)
                Beta(b,a) = atan2(Y1(b,a), X1(b,a));
            else
                Beta(b,a) = atan2(Y2(b,a), X2(b,a));
            end
        end
    else
        if f(b)==0
            Beta(b,a) = atan2(Y2(b,a), X2(b,a));
        else
    
```


3.3. Simulacija

U skriptu za računanje vibracija unesene su karakteristike vratila na koje će se montirati testni utezi. Geometrijske karakteristike vratila u simulacijskom modelu odgovaraju karakteristikama eksperimentalnog postava na kojem bi se trebao ispitivati gotovi uređaj. Zatim su u varijablu *weight* upisana mjesta i iznosi namjerno postavljenih utega za disbalans vratila eksperimentalnog postava. Algoritam na temelju upisanih vrijednosti računa analitičko rješenje za upisani slučaj disbalansa u ravninama udaljenim 50 mm od pripadnih oslonaca prema sredini vratila [Slika 4]. Zatim se algoritmom dodaju testni utezi na predviđena mjesta u ravninama balansiranja (za konkretan slučaj, uteg od 10 g), te se računaju pripadni efektivni iznosi sile (akceleracije) u osloncima za potrebne položaje testnih utega.

Za prvi test algoritmom su izračunate vrijednosti bez uvođenja bijelog šuma da bi se utvrdilo koliko algoritam za balansiranje griješi na čistom signalu. Rezultati navedeni u tablici [Tablica 1] pokazuju da algoritam točno računa potrebne utege za balansiranje na temelju čistog signala.

Tablica 1: Usporedba analitičkih rezultata i rezultata dobivenih algoritmom (bez šuma)

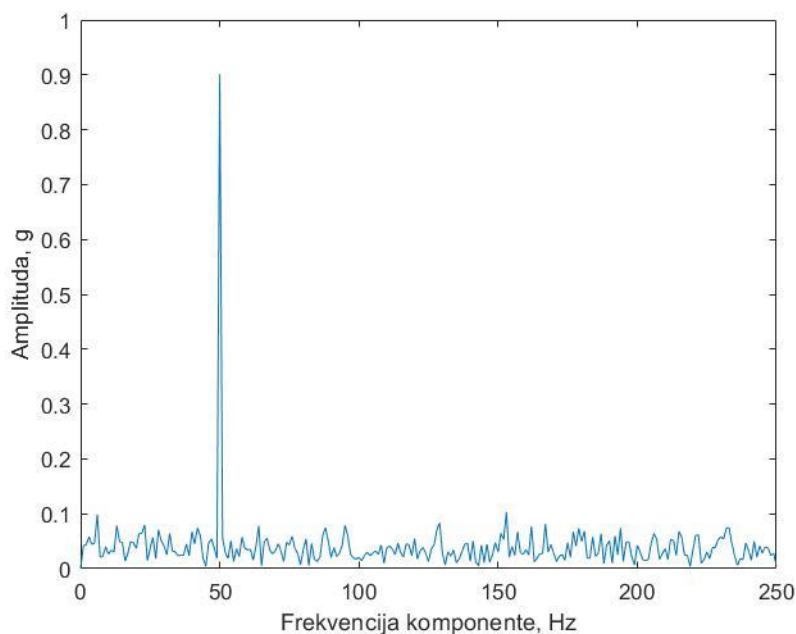
Ravnina	Analitičko rješenje		Rješenje algoritmom		Razlika	
	Masa [g]	Fazni kut [°]	Masa [g]	Fazni kut [°]	Masa, %	Fazni kut, apsolutno
I	8,9486	-57,0948	8,9486	-57,0948	0	0
II	13,1844	-129,5597	13,1844	-129,5597	0	0

Ako uvedemo šum tada se rezultati mijenjaju, ali i dalje su zadovoljavajući. Uvedeni šum je u razini 1% amplitude vibracija. Tablica [Tablica 2] daje rezultate dobivene simulacijom.

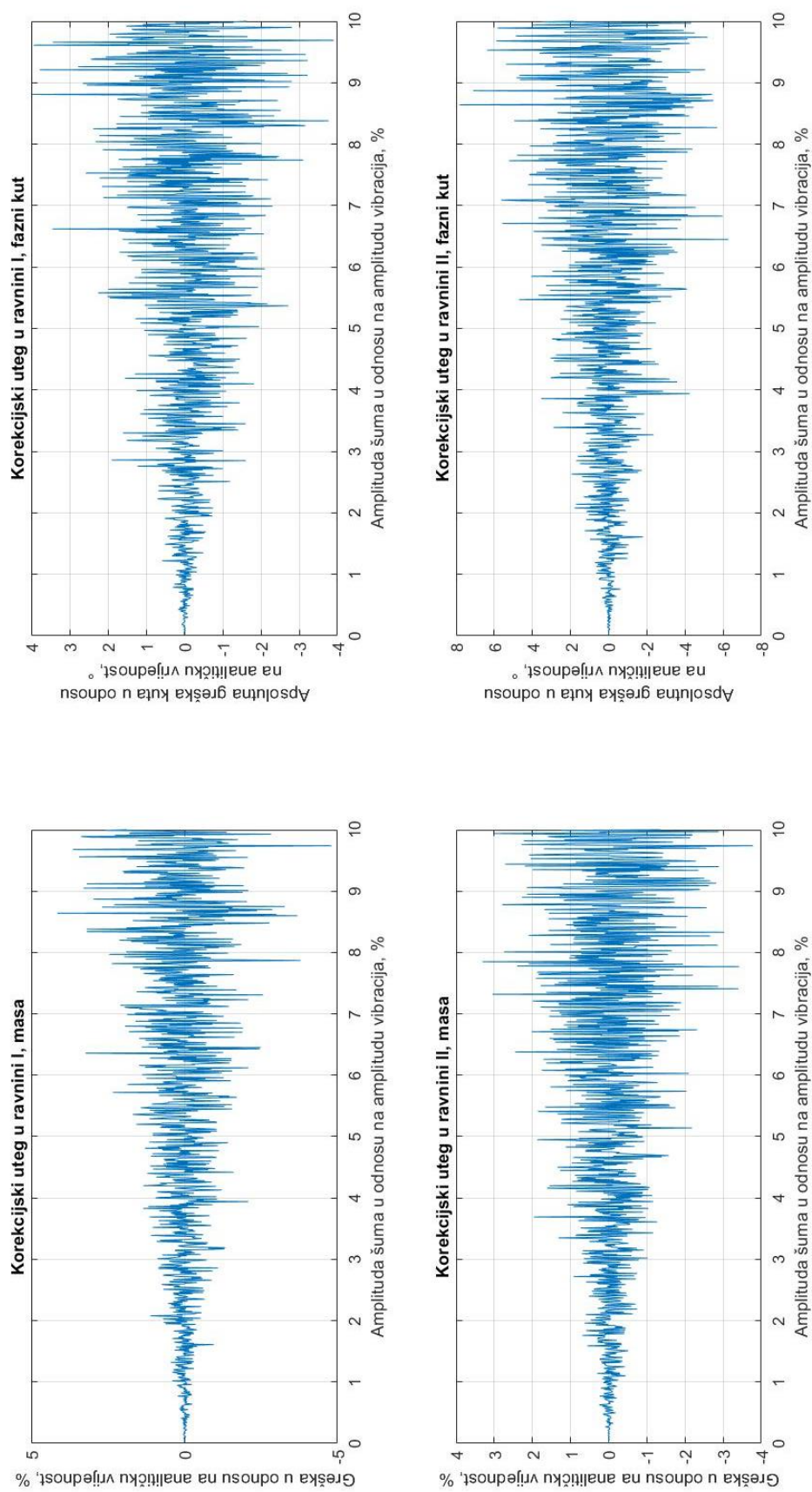
Tablica 2: Usporedba analitičkog rješenja i rješenja dobivenog algoritmom (dodan šum)

Ravnina	Analitičko rješenje		Rješenje algoritmom		Razlika	
	Masa [g]	Fazni kut [°]	Masa [g]	Fazni kut [°]	Masa, %	Fazni kut, apsolutno
I	8,9486	-57,0948	8,9471	-57,1701	-0,00017	-0,0753
II	13,1844	-129,5597	13,1617	-129,8453	-0.00172	-0,2856

Na slici [Slika 7] je prikaz odstupanja rezultata od analitičkog rješenja za promjenjivu amplitudu šuma. Greška izračuna korekcijske mase je do $\pm 5\%$ za amplitudu šuma do 10% amplitude vibracija, što se može smatrati dovoljno dobrim rješenjem. Ono što moram napomenuti, za signale kod kojih je amplituda šuma značajna, algoritam ne može odrediti rješenje zato što se ne mogu odrediti sjecišta kružnica sa pravcima (dobiju se kompleksna rješenja koja nemaju smisla u realnoj ravnini). Na slici [Slika 6] je prikazan frekvencijski spektar za granični slučaj jačine šuma kod kojeg je još moguće dobiti približno točno rješenje algoritmom. No granični slučaj jako varira u ovisnosti o kutu disbalansa i visini amplitude.

**Slika 6: Frekvencijska karakteristika zašumljenog signala**

vibracija.



Slika 7: Prikaz greške izračuna vrijednosti korekcijskog utega za promjenjivu amplitudu šuma

4. Uređaj za balansiranje

4.1. Konceptna razrada i tražene značajke

Uređaj bi se trebao koristiti za terensko balansiranje što znači da bi trebao biti prenosiv, te napajanje uređaja bi trebalo biti baterijsko. Montiranje senzora bi trebalo biti jednostavno, bez upotrebe alata ili modificiranja oslonaca vratila koje se želi balansirati. Najbolje rješenje bi bilo magnetsko montiranje. Također, kako je nemoguće odrediti kakvo vratilo će se balansirati (kolike duljine), senzore je potrebno moći postaviti relativno daleko jedan od drugoga i od glavne jedinice sustava, kako bi operater bio na sigurnoj udaljenosti od rotirajućih dijelova, što znači da je neophodna nekakva vrsta komunikacije koja je primjenjiva za veće udaljenosti.

Portabilnost uređaja je važna stavka ovog sustava, pa bi se senzori trebali moći odvojiti od glavne jedinice i pospremiti zajedno sa njom u pripadni kovčeg za prenošenje.

Kako je potreban broj mjerenja za ovu metodu dosta velik, da bi se smanjilo utrošeno vrijeme za mjerenje, sustav bi trebao imati dva senzora. Dva senzora omogućuju da se vibracije istovremeno mjere na oba oslonca što smanjuje broj potrebnih mjerenja sa 14 na 7 i usput eliminira bilo kakve greške koje bi mogle nastati premještanjem senzora između oslonaca za svako mjerenje.

Na glavnoj jedinici bi se trebao nalaziti zaslon za prikaz informacija potrebnih operateru za izvođenje postupka balansiranja. Uz zaslon, glavna jedinica bi trebala imati nekoliko tipkala za interakciju korisnika sa uređajem i unos potrebnih podataka (za ovaj konkretno uređaj to je isključivo masa testnog utega, podaci o vratilu nisu potrebni za balansiranje).

4.2. Glavne potrebne komponente

4.2.1. Akcelerometar

Najvažniji dio ovog uređaja su akcelerometri, sklopovi za mjerenje akceleracije. Vratila koja bi se ovim uređajem balansirala imaju brzine vrtnje između 1000 i 6000 o/min, što odgovara frekvencijama od otprilike 16 Hz do 100Hz, i u tom rasponu se očekuju i frekvencije vibracija ako su uzrokovane disbalansom vratila. Frekvencija uzorkovanja signala bi prema Nyquistu trebala biti minimalno 2 puta viša od najviše frekvencije koju se želi uzorkovati. U ovom slučaju to bi bilo minimalno 200 Hz, ali radi bolje rekonstrukcije signala, tražit će se da je frekvencija uzorkovanja akcelerometra bude barem 3-5 puta veća od minimalne. Potrebna diskretizacija signala bi trebala biti minimalno 1000 bitova po g akceleracije, ali da je nesigurnost mjerenja ispod 0,001 g. Uvijek je poželjna veća razlučivost, pogotovo ako se mjere veći rasponi akceleracija. Sa sklopovima veće razlučivosti obično dolaze i manje mjerne nesigurnosti. Pretraživanjem stranica dobavljača komponenata pronađen je MEMSIC MC3479 troosni digitalni akcelerometar. Sa rezolucijom od 16384 LSB/g u najnižem rasponu mjerenja ($\pm 2g$) i frekvencijom osvježavanja od 1000 Hz zadovoljava sve tražene kriterije.

Tablica 3: Glavne karakteristike MC3479

Napon napajanja	3,3 V
Maksimalna struja napajanja	77 μ A
Razlučivost	16-bitova
Raspon mjerenja	$\pm 2g$, $\pm 4g$, $\pm 8g$, $\pm 12g$, $\pm 16g$
Komunikacija	I2C, SPI
Efektivna vrijednost šuma	0,7 (X,Y) mg 1,3 (Z) mg

4.2.2. Komunikacija sa senzorom

I2C i SPI komunikacija kojima se može komunicirati sa akcelerometrima nisu namijenjene za veće udaljenosti prijenosa (nekoliko metara), nego samo lokalno (nekoliko desetaka cm, najčešće na tiskanoj pločici). Da bi se moglo komunicirati sa senzorom na veće udaljenosti (recimo na otprilike 3 m), potrebno je uvesti dodatne sklopove koji će pretvoriti SPI ili I2C signal u signal pogodan za prenošenje na veće udaljenosti. Za komunikaciju sa senzorom će se koristiti SPI komunikacija preko 4 žice, jer tada su linije za slanje i primanje podataka odvojene. Najbolja vrsta signala za prenošenje podataka na veće udaljenosti je diferencijalni signal. Nakon istraživanja opcija, izabrani su RS 485 primopredajnici SN75HVD06 proizvođača Texas Instruments. Za svaku liniju je potreban jedan par primopredajnika, osim za liniju CS (engl. Chip Select, izbor uređaja), preko koje se ne provodi nikakva komunikacija, nego samo mijenja stanje kada se komunicira s pojedinim perifernim uređajem. Sensori će sa glavnim uređajem biti povezani Ethernet kabelom, i posebno sa dodatnim kabelom za napajanje. Iako impedancija Ethernet kabela nije jednaka impedanciji koja je propisana za RS-485, za relativno male brzine prijenosa i relativno malu udaljenost ne bi trebalo biti problema.

Tablica 4: Karakteristike SN75HVD06

Napon napajanja	5V
Radna struja	± 100 mA
Ulazni napon	max. 0,8V za log. nulu i min. 2V za log. jedinicu
Izlazni napon	jednak naponu napajanja

4.2.3. Zaslون

Zaslون ne treba biti posebnih karakteristika, ali bi se trebao moći pročitati na danjem svijetlu i sa zaslonom bi se trebalo moći komunicirati SPI komunikacijom sa 4 žice, čime se smanjuje broj potrebnih ulaza na mikrokontroleru za periferiju. Napon napajanja treba biti 3,3 V. Pretraživanjem dobavljača pronađen je zaslon proizvođača Display Visions, EA DOGM162W-A.



Slika 8: Izgled LCD zaslona

Tablica 5: Glavne karakteristike zaslona

Napon napajanja	3,3V ili 5V
Radna struja	250 μ A
Broj znakova	16x2 5x8 točaka
Napona napajanja pozadinskog osvjetljenja	3,3 V ili 5V
Struja napajanja pozadinskog osvjetljenja	80mA na 3,3V
Komunikacija	8 ili 4 žice, SPI

4.2.4. Gumbi za interakciju s operaterom

Algoritam od korisnika zahtijeva isključivo unos mase testnog utega. Unos se može jednostavno riješiti korištenjem enkodera. Uz enkoder dodati će se i još jedan gumb za pomicanje kroz izbornike i dodatne unose ako je potrebno.



Slika 9: Enkoder proizvođača Wurth Elektronik (lijevo) i tipkalo proizvođača E-Switch (desno)

4.2.5. Napajanje

Za napajanje uređaja koristiti će se prikladan broj AA baterija u pripadajućem držaču baterija radi jednostavnosti i široke dostupnosti. Kako nam za senzore treba napajanje od 3,3 V, a čipovi za komunikaciju trebaju 5 V, napon baterija će se smanjiti na 5V pomoću L7805CDT-TR linearnog regulatora, te će se napon dovesti do čipova za komunikaciju i zatim će se 5V smanjiti na 3,3V linearnim regulatorom proizvođača Maxim Integrated MAX8881EUT33+T. Senzori će imati regulatore za 3,3 V na samoj pločici, a do pločice će se dovesti prethodno reguliranih 5V sa glavne pločice.

Tablica 6: Karakteristike MAX8881EUT33+T

Ulazni napon	2,5 – 12V
Maksimalna struja	200 mA
Izlazni napon	3,3 V

Tablica 7: Karakteristike L7805CDT-TR

Ulazni napon	7 – 35 V
Maksimalna struja	1,5 A
Izlazni napon	5 V

4.2.6. Mikrokontroler

Algoritam za balansiranje sadrži dosta linearne algebre i računanja sa brojevima sa plivajućim zarezom, te je stoga izabran 32-bitni mikrokontroler koji može implementirati navedene funkcionalnosti i time ubrzati potrebne proračune. Sa 2 senzora i zaslonom komunicira se SPI komunikacijom koja treba 3 zajedničke linije i za svaki od perifernih uređaja po jednu liniju za izbor uređaja s kojim se komunicira što je ukupno 6 linija. Za enkoder su potrebne 2 linije, i za tipkala još 2 dodatne linije (jedno posebno i jedno koje se nalazi u sklopu enkodera). Ukupno je to 10 linija za periferiju. Brzina procesora nije posebno važna kao ni ostale popratne funkcije, ali bi trebao imati barem jedan unutarnji brojač za pravovremeno uzimanje uzoraka. Također, kako program za sustav još nije razvijen, tražiti će se čip sa većom količinom unutarnje memorije. Nakon pretraživanja mikrokontrolera dostupnih na tržištu, izabran je STM32G041F8P6 proizvođača STMicroelectronics, ponajviše zbog relativno velike flash memorije (64 kB) i jednostavnijeg paketa za lemljenje. Sa 18 ulazno-izlaznih linija opće namjene (engl. General purpose input/output, GPIO) savršen je za traženu primjenu. Uz mikrokontroler, za programiranje je potrebno postaviti i pretvarač signala sa USART komunikacije na USB komunikaciju i USB port.

Tablica 8: Karakteristike STM32G041F8P6

Ulazni napon	1,7-3,6 V
Jezgra	ARM Cortex M0+
FLASH memorija	64 kB
RAM memorija	8 kB
Maksimalna brzina takta	64 MHz
Broj ulazno-izlaznih linija opće namjene	18
Komunikacija	2xI2C, 2xUSART, 2xSPI

4.3. Izrada shema

Shema i tiskana pločica izrađene su koristeći Altium Designer. Prije početka sklapanja sheme proučena je pripadna dokumentacija za svaku izabranu komponentu. U programu otvorena su dva nova projekta, jedan za tiskanu pločicu senzora, i jedan za tiskanu pločicu glavne jedinice koja će sadržavati sve ostale komponente (mikrokontroler, zaslon, tipkala itd.).

4.3.1. Shema senzora

Kod izrade sheme za senzore nije trebalo paziti na ništa posebno, samo je trebalo predvidjeti mjesta za zalemiti žice za komunikaciju i napajanje. Potrebno ih je zalemiti radi osiguranja od popuštanja kontakata uslijed vibracija. Također, dizajnom kućišta će se osigurati kablovi od pomaka. U nastavku je popis komponenti za jedan senzor, a shema spajanja je u prilogu [Senzor].

Tablica 9: Popis komponenata senzora

Naziv komponente	Vrijednost	Opis	Količina
CAP	0,1 uF	1206 Kondenzator	1
CAP	1 uF	1206 Kondenzator	2
LED Dioda, 1206		Zelena	1
MAX8881EUT33+T		Linearni regulator 3,3 V	1
MC3479		Akcelerometar	1
RESISTOR	1 K	1206 Otpornik	2
RESISTOR	1,8 K	1206 Otpornik	2
RESISTOR	330	1206 Otpornik	1
SN75HVD06DR		RS 485 primopredajnik	3

4.3.2. Shema glavne jedinice

Vodeći se dokumentacijom izabranih komponenti međusobno su spojene komponente i dodane su potrebne pasivne komponente. Da bi se pojednostavila shema tiskane pločice glavne jedinice, shema je podijeljena na 3 lista. Napravljena je jedna shema za napajanje glavne jedinice na kojoj se nalaze sve komponente vezane za napajanje. Na drugoj se nalaze komponente za interakciju s korisnikom i konektori za senzore i zaslon. Treća sadrži mikrokontroler sa komponentama potrebnim za njegov rad. Popis komponenti je zajednički za sve 3 sheme, pošto će sve biti na istoj tiskanoj pločici. Na tipkala su dodani vanjski pull-up otpornici od 10 k Ω , te kondenzatori za smanjenje istitravanja. Zaslon nije ubačen na glavnu pločicu nego će se izraditi poseban modul koji će se na glavnu pločicu spojiti žicama. Sve tri sheme nalaze se na kraju rada, a u nastavku se nalazi popis komponenti za glavnu jedinicu.

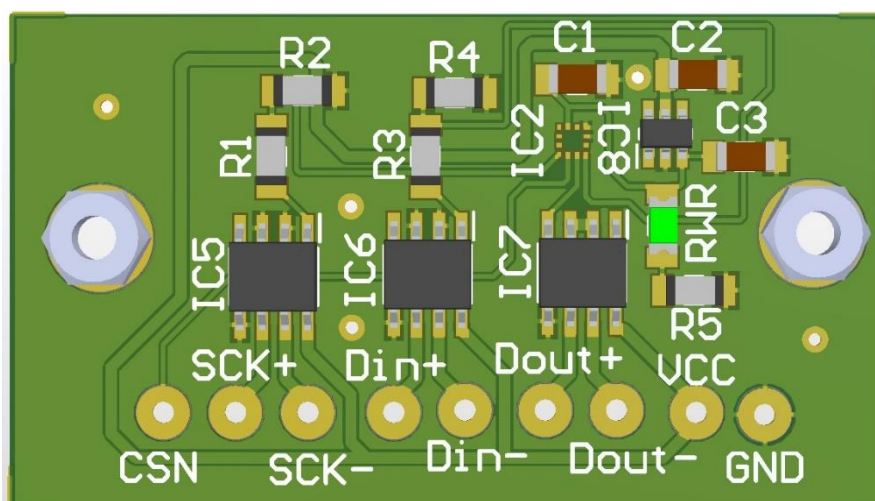
Tablica 10: Popis komponenata za glavnu jedinicu

Naziv komponente	Vrijednost	Opis	Količina
LED	razne boje	1206 LED Dioda	5
CAP	0,1 μ F	1206 Kondenzator	7
CAP	0,33 μ F	1206 Kondenzator	1
DC konektor		POWER konektor	2
STM32G041F8P6		Mikrokontroler	1
L7805CDT-TR		Linearni regulator 5 V	1
MAX8881EUT33+T		Linearni regulator 3,3 V	1
SN75HVD06DR		RS 485 primopredajnik	3
CY7C64225-28PVXCT		USB-USART pretvornik	1
SS-90000-009		Ethernet konektor	2
USB4056-03-A		USB C konektor	1
RESISTOR	330	1206 Otpornik	5
RESISTOR	10 K	1206 Otpornik	6
RESISTOR	1 K	1206 Otpornik	2
RESISTOR	1.8 K	1206 Otpornik	1
RESISTOR	20 K	1206 Otpornik	1
RESISTOR	550	1206 Otpornik	3
482020514001		Sklopka	1
TL6170AF180QG		Tipkalo	2
2MS1-T2-B4-M2-Q-E-S		Enkoder	1
OS102011MS2QN1C		Sklopka	1

4.4. Izrada tiskanih pločica

4.4.1. Senzor

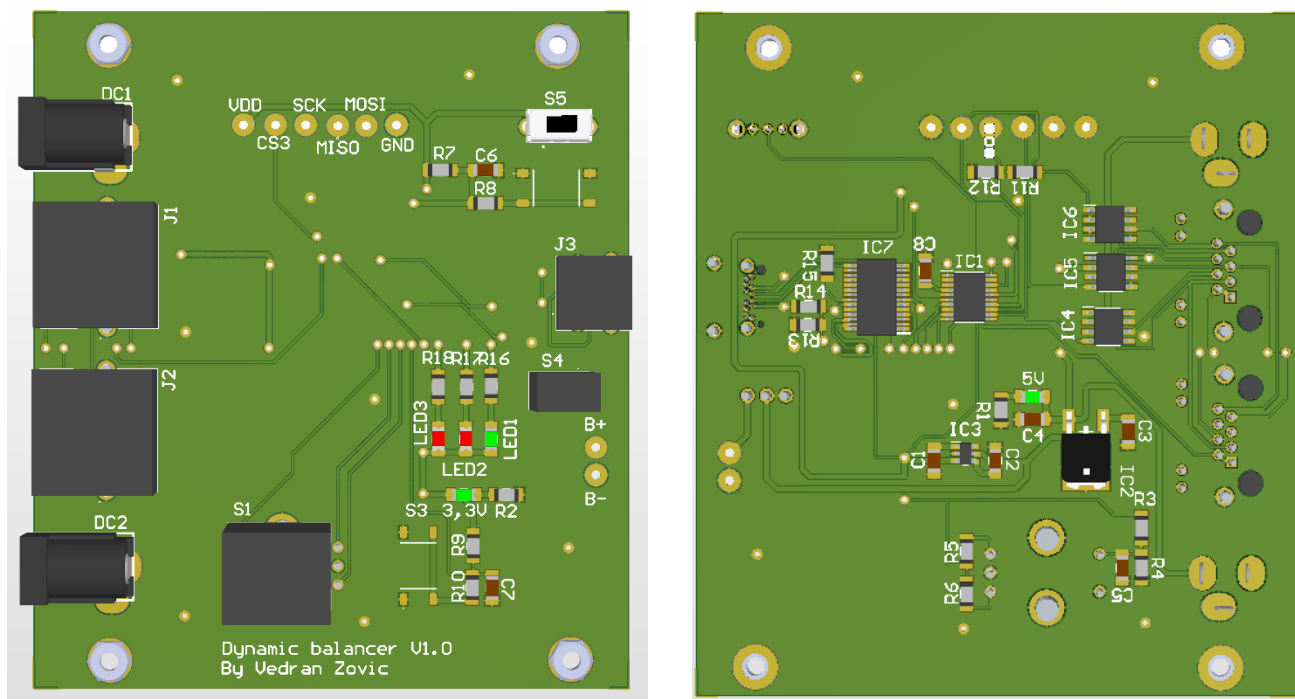
Tiskana pločica za senzor dizajnirana je tako da je što je moguće manja, ali da se sve komponente nalaze na gornjoj strani pločice kako bi donja strana ostala ravna. Ravna donja strana omogućuje fizički dodir pločice i kućišta po cijeloj donjoj površini i čvršće montiranje, a samim time i eliminaciju dodatnih vibracija koje bi se mogle javiti na samoj tiskanoj pločici. Kako je već prije navedeno, osigurani su padovi za lemljenje žica za komunikaciju i napajanje, te su predviđene rupe za vijke za montažu tiskane pločice u kućište. Vodovi kojima su spojene komponente su debljine 10 milsa, osim vodova napajanja RS-485 primopredajnika koji su širine 25 milsa. U nastavku je 3D model pločice [Slika 10].



Slika 10: 3D Model tiskane pločice senzora

4.4.2. Glavna pločica

Za glavnu pločicu nije bilo previše zahtjeva. Sve važnije SMD komponente prebačene su na donju stranu pločice da bi bile zaštićenije od mogućih oštećenja. Sa gornje strane su u principu ostala tipkala, zaslone, konektori za senzore i za programiranje te indikacijske lampice. SMD komponente spajane su vodovima od 10 milsa, osim vodova za napajanje koji su širine 25 milsa. Gdje je bilo potrebno postavljeni su prospojnici (engl. via) za prelazak između slojeva. U nastavku su 3D modeli gornje i donje strane tiskane pločice.



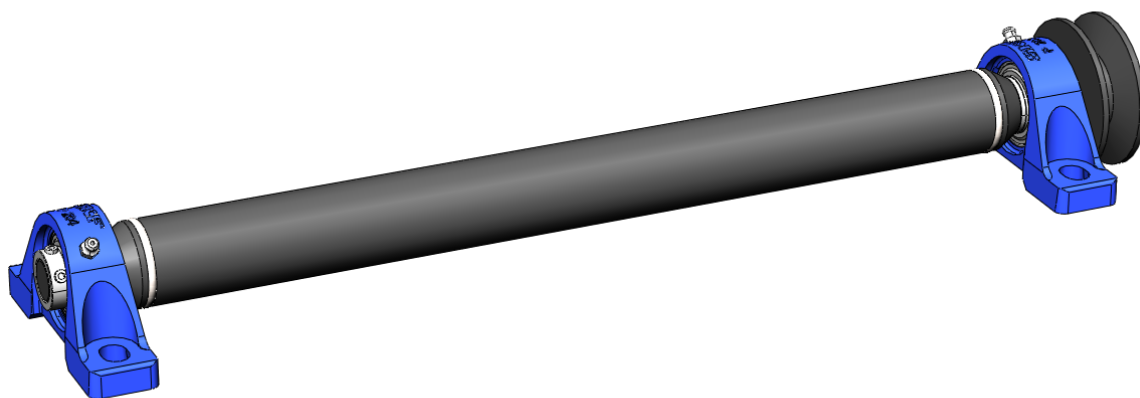
Slika 11: 3D model tiskane pločice glavne jedinice (gornja i donja strana)

5. Izrada uređaja i ispitivanje

Na temelju izrađenih shema i modela tiskanih pločica naručene su komponente i tiskane pločice kako bi se mogao sastaviti prototip.

5.1. Eksperimentalni postav

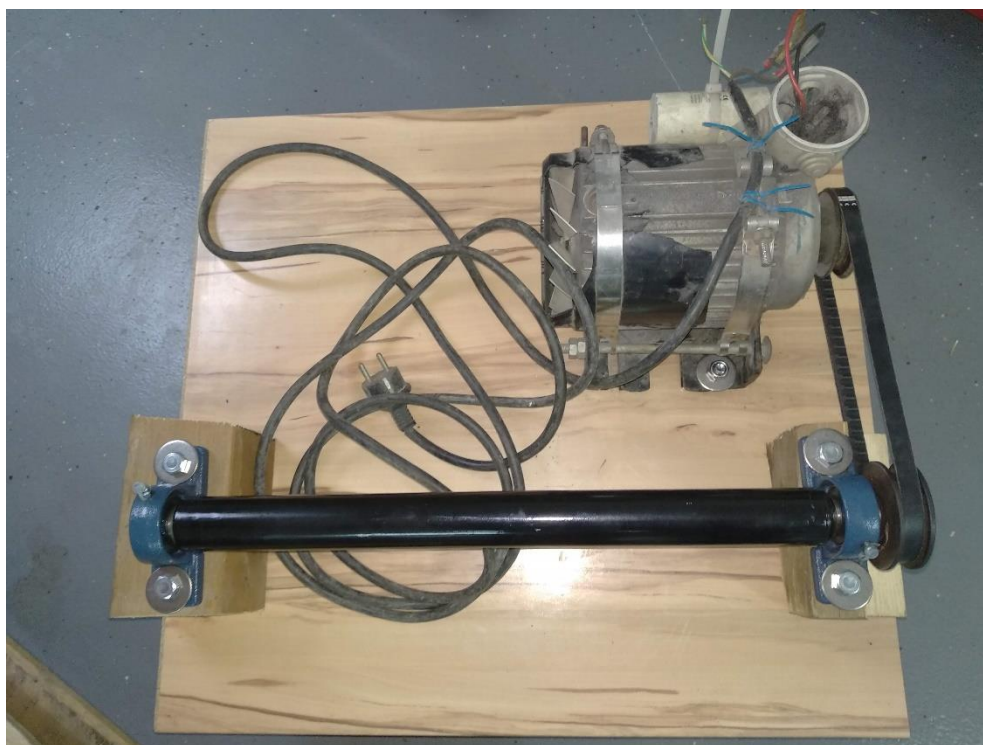
Dok je trajala isporuka komponenata, izrađen je eksperimentalni postav za ispitivanje uređaja. Ideja iza postava je da predstavlja sklop pogonskog stroja i samog vratila kakav bi se mogao naći u primjeni, ali da se može kontrolirano postaviti van balansa zato da se mogu provjeriti rezultati dobiveni uređajem. Na temelju dostupnih pogonskih strojeva, odlučeno je da će postav biti pogonjen asinkronim kaveznim elektromotorom preko remenskog prijenosa. Na slici [Slika 12] je 3D model vratila sa pripadnim osloncima.



Slika 12: 3D model vratila

Iz 3D modela napravljeni su radionički crteži na temelju kojih su izrađeni potrebni dijelovi. Izrađeni dijelovi su sklopljeni u prikazani sklop. Za oslonce su uzeti UCP 204 CN ležajni blokovi. Sklop vratila postavljen je komad šperploče dimenzija 60x60 mm debljine 35 mm, od koje je udaljen drvenim blokovima kvadratnog poprečnog presjeka dimenzija 90x90 mm, duljine 100 mm. Blokovi su za ploču i vratilo za blokove pričvršćeni su vijcima za drvo prikladnih dimenzija. Kako nosač motora ima predviđene utore za vijke kako bi se omogućilo zatezanje remena, bilo je potrebno napraviti 4 provrta na šperploči na odgovarajućem mjestu, i kroz njih provući M12 vijke. Remen je postavljen između motora i vratila te je zategnut

pomicanjem motora. Maticama je osigurano da se remen ne popusti prilikom rada. Slika [Slika 13] prikazuje gotovi eksperimentalni postav.



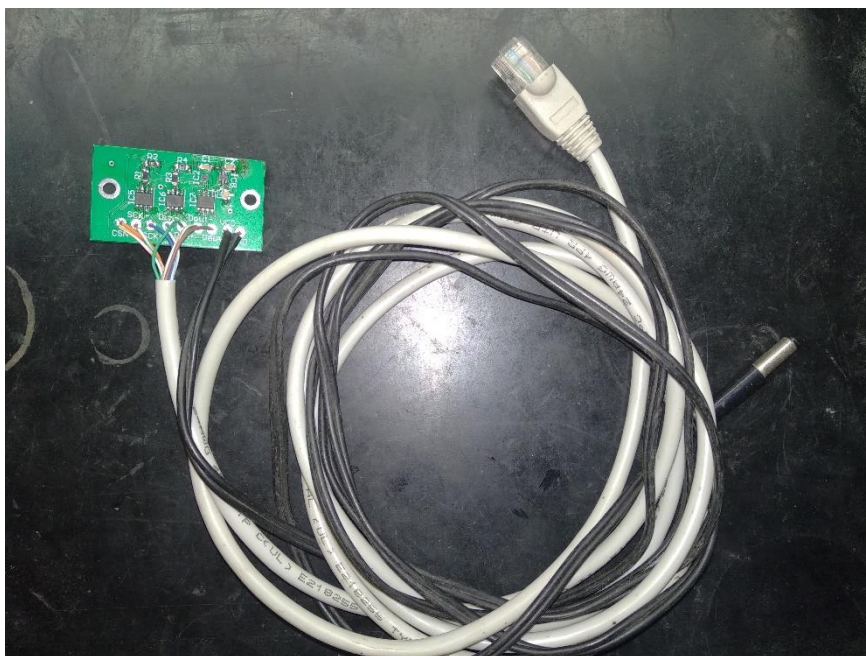
Slika 13: Eksperimentalni postav

5.2. Uređaj

Kada su isporučene komponente, primijećeno je da su naručeni neadekvatni mikrokontroleri zbog čega se uređaj nije mogao sastaviti prema planu. Da bi se proveo barem jedan set mjerenja na eksperimentalnom postavu, odnosno da bi se provjerilo jesu li senzori prikladni i je li eksperimentalni postav iskoristiv, senzori će se spojiti na Arduino Micro razvojnu pločicu. Glavna tiskana pločica uređaja koristiti će se kao prilagodnik signala između senzora i mikrokontrolera.

5.2.1. Sklapanje senzora

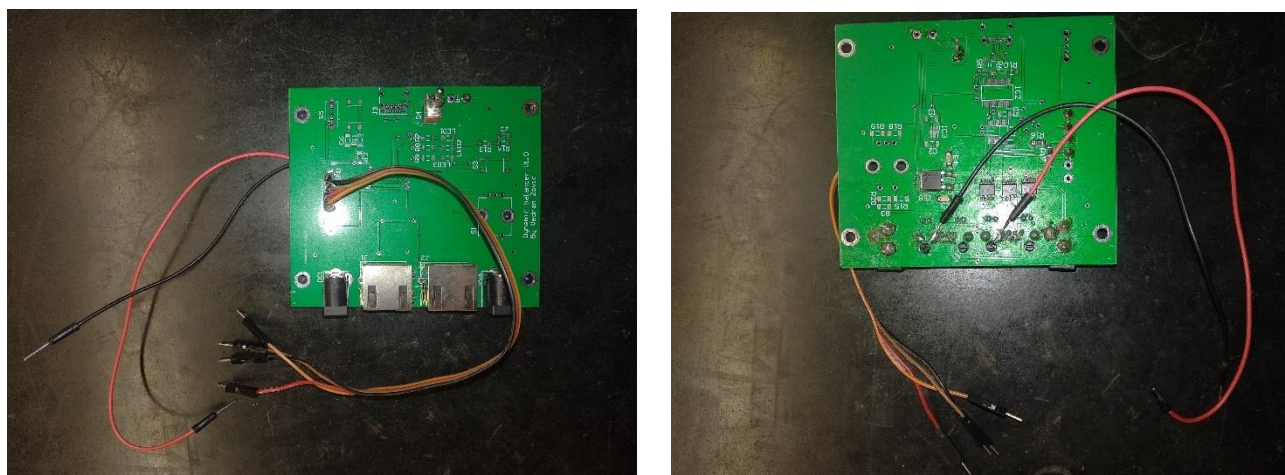
Pomoću sheme i 3D modela tiskane pločice komponente su postavljene na pripadna mjesta i zalemljene. Veće komponente su zalemljene standardnom lemlicom sa uskim vrhom za lemljenje. Akcelerometar je zbog svoje veličine zalemljen koristeći vrući zrak u kombinaciji sa nisko temperaturnom pastom za lemljenje. Na predviđena mjesta zalemljeni su kablovi za spajanje senzora na glavnu jedinicu. Gotovi senzor prikazan je na slici[Slika 14].



Slika 14: Senzor sa pripadnim kablovima

5.2.2. Glavna tiskana pločica

Na glavnu tiskanu pločicu zalemljene su samo komponente nužne za rad RS – 485 primopredajnika. Osim toga direktno na prikladna mjesta na tiskanoj pločici zalemile su se žice kako bi se pristupilo linijama potrebnim za SPI komunikaciju. Konačan izgled pločice vidi se na slici [Slika 15].



Slika 15: Glavna tiskana pločica nakon modifikacija

Izvučene žice spojene su na prikladne linije na mikrokontroleru, te je dovedeno zasebno napajanje na glavnu tiskanu pločicu.

5.2.3. Ispitivanje senzora

Unutar Arduino IDE napisan je program za sempliranje podataka sa senzora i pospremanje podataka na SD karticu. Program je prenesen na mikrokontroler te je pokrenuto testno sempliranje. Svi podaci sempliranja su bili jednaki 0, što znači da postoji problem u komunikaciji između senzora i mikrokontrolera. Radi sigurnosti, provjerena je ispravnost sklopova za napajanje. Provjereno je i da nije slučajno došlo do greške prilikom sastavljanja senzora tako da se ispitao i drugi napravljeni senzor. Nije bilo promjene.

Ovaj problem može imati više uzroka. Moguće je da program ne radi kako treba, jer su korištene već gotove biblioteke za upravljanje sensorima te je moguće da postoji kolizija unutar programa. Moguće je i da postoji greška na tiskanoj pločici ili neki spoj nije kvalitetno zalemljen. Da bi se pronašao uzrok problema potrebno je ispitati sve vodove i provjeriti koji signali dolaze do koje komponente, za što nije bilo dovoljno vremena u okviru završnog zadatka.

6. ZAKLJUČAK

U ovom završnom radu razrađena je teorijska podloga za balansiranje vratila metodom oduzimanja amplituda (modificiranom metodom koeficijenta utjecaja). Na temelju teorije, sastavljen je program za balansiranje u Matlabu i dodatan program koji generira podatke na kojima se testirao program za balansiranje. Simuliran je rad algoritma pomoću Matlabom generiranih mjerenih podataka na koje je nadodan šum radi približavanja realnim uvjetima. Za kraj je na temelju traženih karakteristika napravljena shema uređaja sa svim potrebnim komponentama te su konstruirane tiskane pločice iz kojih bi se mogao izraditi traženi uređaj.

U zadatku se traži da se izradi uređaj i eksperimentalni postav na kojem bi se ispitao gotovi uređaj, ali uz najbolje namjere taj dio zadatka nije bilo moguće realizirati u danim okolnostima. Kod naručivanja tiskanih pločica i potrebnih komponenata, napravljena je greška prilikom izbora mikrokontrolera, koja nije uočena na vrijeme, pa su tiskane pločice ostale neiskoristive. Nakon što je greška uočena, probano je spasiti dio uređaja tako da se senzori spoje na generički Arduino mikrokontroler, što nije moglo osigurati potpunu funkcionalnost koja se tražila u zadatku. Ali i taj pokušaj nije doveo daleko jer senzori nisu komunicirali sa mikrokontrolerom. Eksperimentalni postav je napravljen, ali kako nije bilo uređaja za testiranje, nisu se mogla obaviti potrebna mjerenja. Rješavanje problema trenutnog dizajna, konačna izrada uređaja i ispitivanje ostaje za eventualnu razradu u sklopu diplomskog rada, koji može biti nastavak započetih aktivnosti u završnom radu.

Smatram da je metoda obrađena u ovom radu održiva i primjenjiva u stvarnim uvjetima, dokle god je izražena vibracija isključivo vezana za disbalans. Ako postoje druge izražene vibracije ili šum mjerenja, tada upotrebljivost metode postaje ograničena.

LITERATURA

- [1] “vibracije | Hrvatska enciklopedija.” <https://www.enciklopedija.hr/Natuknica.aspx?ID=64462> (accessed Jan. 26, 2023).
- [2] “vrtilo | Hrvatska enciklopedija.” <https://www.enciklopedija.hr/Natuknica.aspx?ID=65427> (accessed Jan. 26, 2023).
- [3] A. Ait Ben Ahmed, A. Touache, A. el Hakimi, and A. Chamat, “A new hybrid method for rigid and flexible rotor balancing without phase response measurements,” *Australian Journal of Mechanical Engineering*, 2020, doi: 10.1080/14484846.2020.1842616.
- [4] A. R. Bhende, “Dynamic balancing of two-plane rotor without phase angle measurement using amplitude subtraction method,” *Noise and Vibration Worldwide*, vol. 50, no. 9–11, pp. 328–333, Oct. 2019, doi: 10.1177/0957456519886095.
- [5] P. Bidwai and M. M. Briel, “Static and Dynamic Balancing of Rigid Rotors.”

PRILOZI

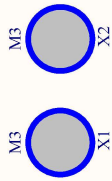
- I. CD-R disc
- II. Tehnička dokumentacija

1

2

3

4



A

A

B

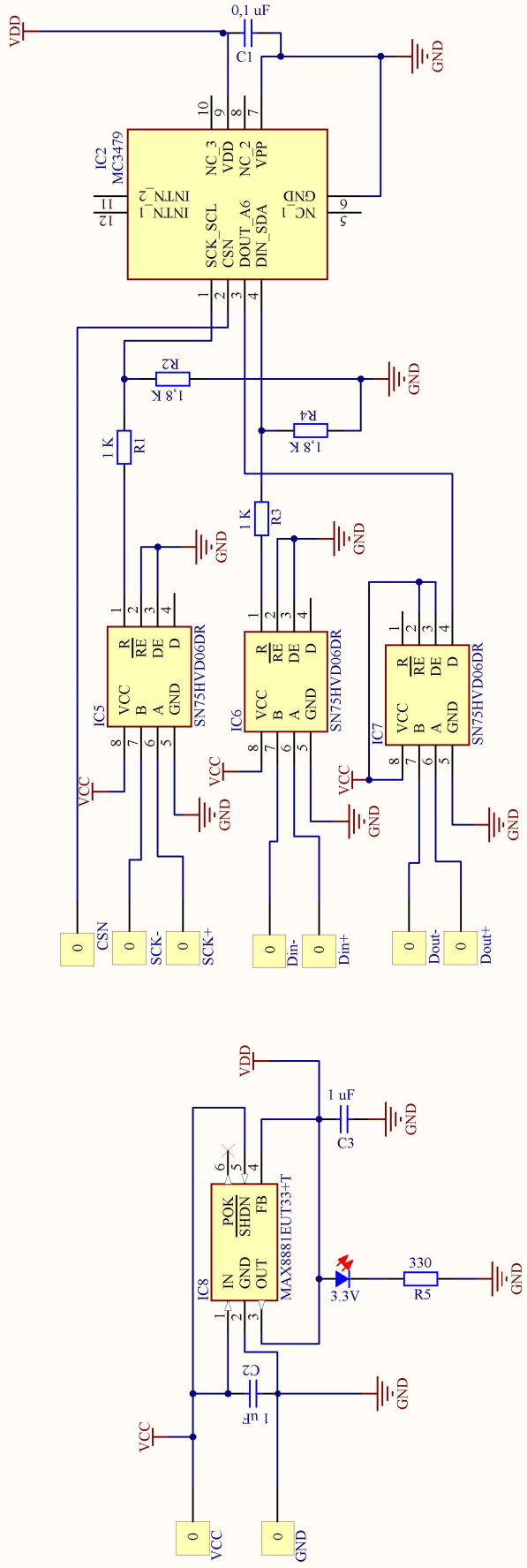
B

C

C

D

D



Naziv	Senzor
Student	Vedran Zović
Datum:	10.02.2023.
Vrijeme:	16:21:55
File:	E:\Altium\Dynamic balancer\Sensor\SchDoc

Fakultet strojarstva i brodogradnje
Sveučilište u Zagrebu
Avana Lucića 5
10 000 Zagreb

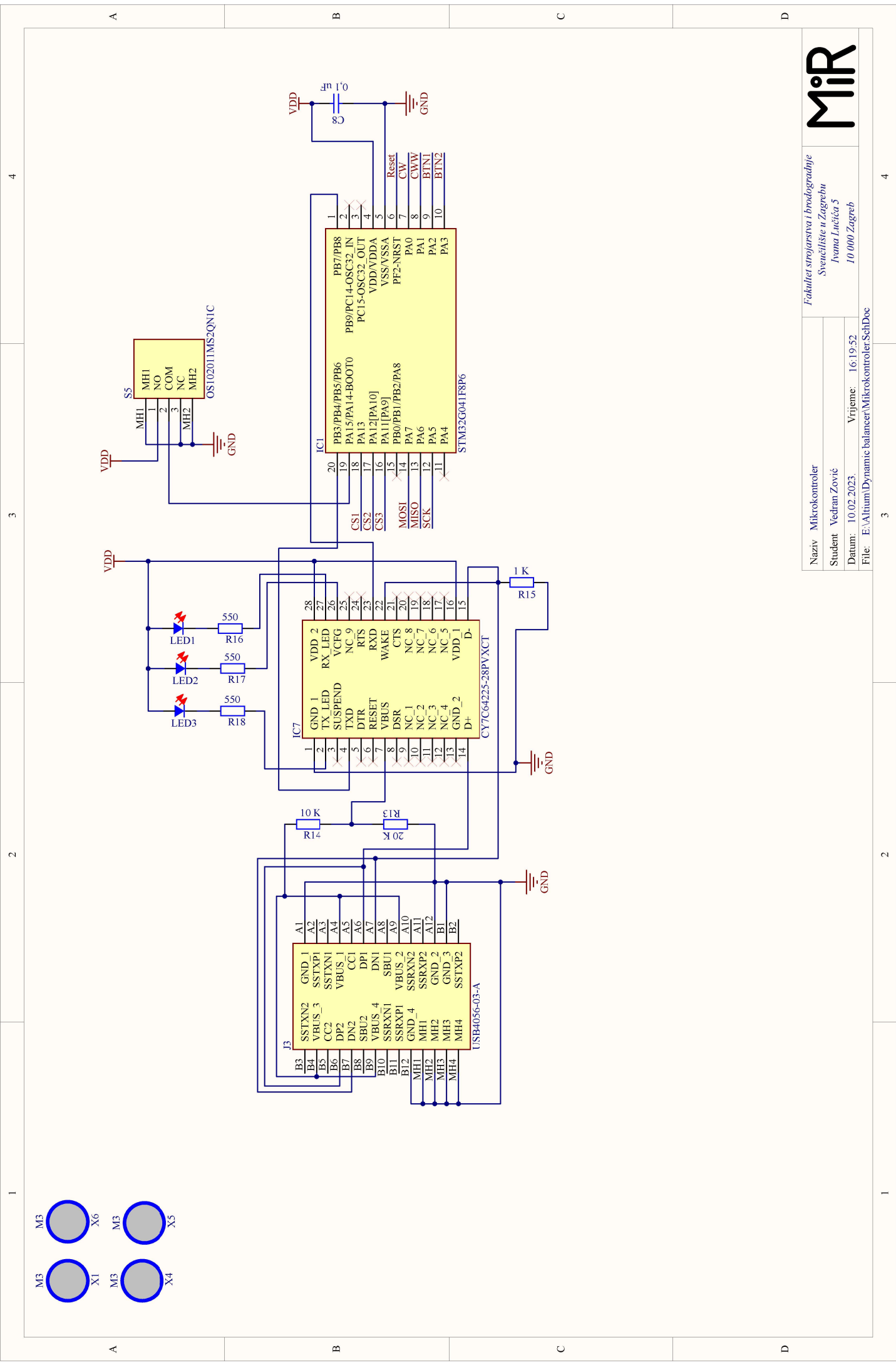
1

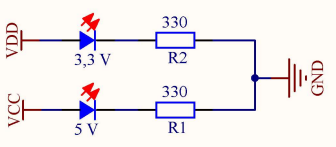
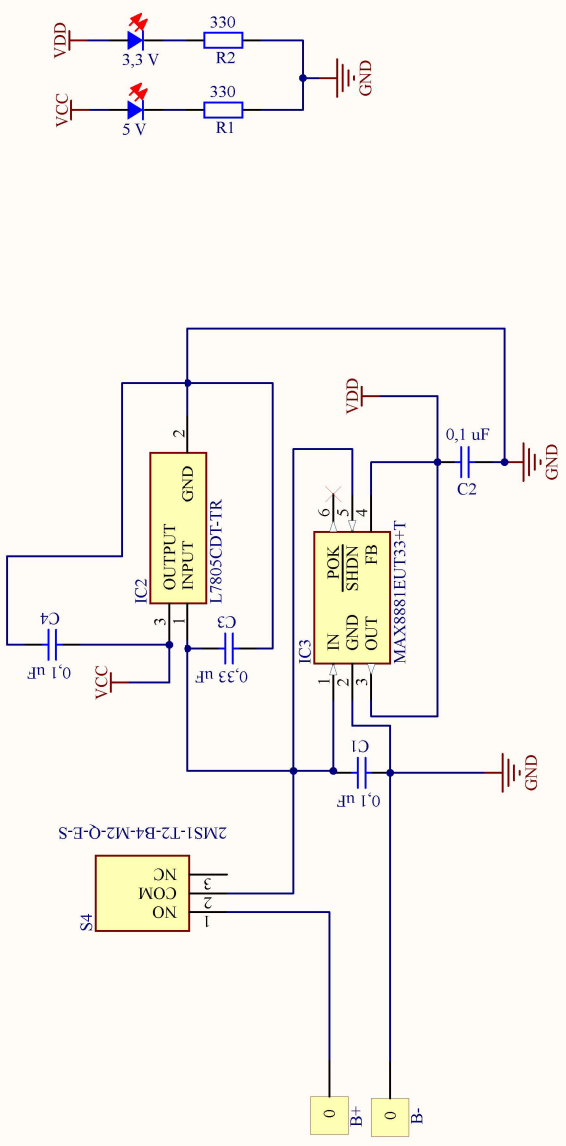
2

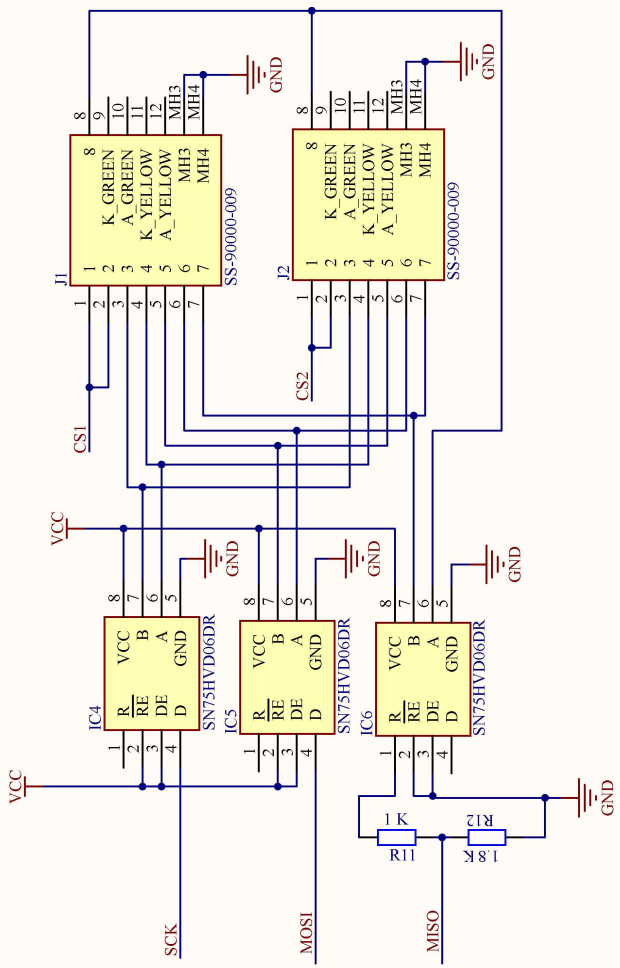
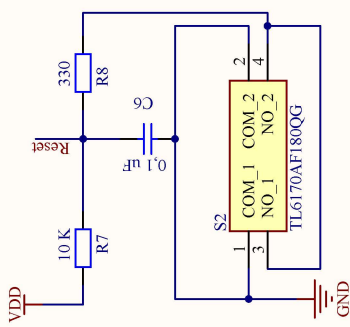
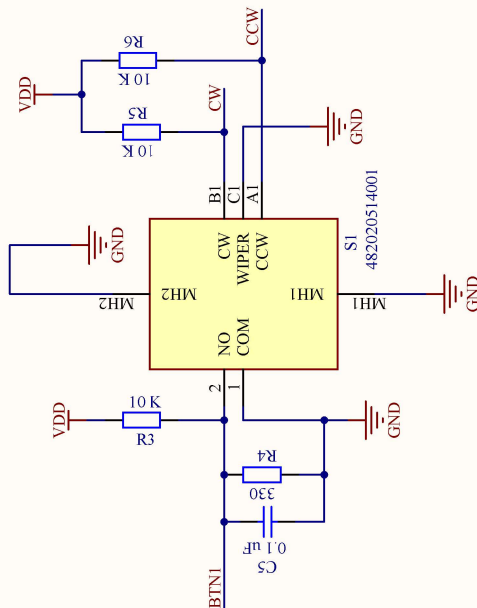
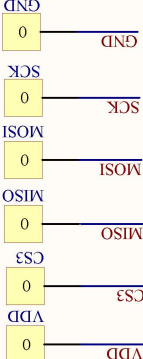
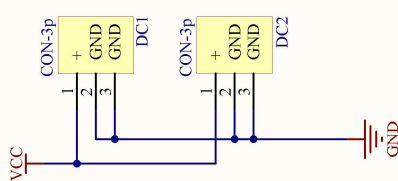
3

4











GENERAL DESCRIPTION

The MC3479 is a small form factor, integrated digital output 3-axis accelerometer with a feature set optimized for cell phones and consumer product motion sensing. Applications include user interface control, gaming motion input, electronic compass tilt compensation for cell phones, game controllers, remote controls and portable media products.

The MC3479 features a dedicated motion block which implements algorithms to support “any motion” and shake detection, tilt/flip and tilt 35 position detection.

Low power consumption and small size are inherent in the monolithic fabrication approach, where the MEMS accelerometer is integrated in a single-chip with the electronics integrated circuit.

In the MC3479 the internal sample rate can be set from 0.5 to 1000 samples / second. The device supports the reading of sample and event status via polling or interrupts.

FEATURES

Range, Sampling & Power

- $\pm 2, \pm 4, \pm 8, \pm 12, \pm 16g$ range
- 16-bit single sample resolution
- 16-bit resolution with FIFO
- 0.5 to 1000 Hz Output Data Rate
- 4 μA typical Standby current
- Low typical active current

Simple System Integration

- SPI, up to 10 MHz
- I2C interface, up to 1 MHz
- 2x2x0.92 mm 12-pin LGA package
- High reliability thru single-chip 3D silicon MEMS technology
- RoHS compliant

Applications

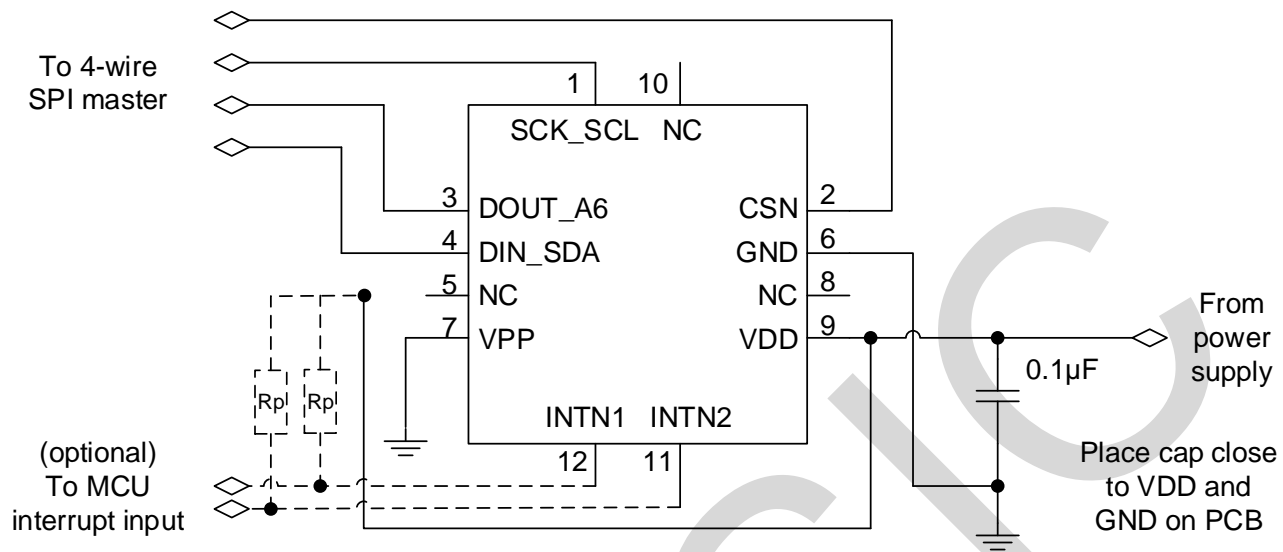
- Smartphone
- Wearable
- IoT & IoMT
- Remote controls, gaming
- Vibration in Cell phone
- VR & game controllers

Information furnished by MEMSIC is believed to be accurate and reliable. However, no responsibility is assumed by MEMSIC for its use, or for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of MEMSIC.

© MEMSIC Semiconductor (Tianjin) Co., Ltd.

Room 4-501, Financial Center, No. 158, West Third Road,
Tianjin Airport Economic Zone, Tianjin, China, 300308

Tel: +86 022-59896226
www.memsic.com



NOTE R_p : Attach typical 4.7k Ω pullup resistor if INTN is defined as open-drain.

Figure 6. Typical 4-wire SPI Application Circuit

4 SPECIFICATIONS

4.1 ABSOLUTE MAXIMUM RATINGS

Parameters exceeding the Absolute Maximum Ratings may permanently damage the device.

Rating	Symbol	Minimum / Maximum Value	Unit
Supply Voltages	Pin VDD	-0.3 / +3.6	V
Ambient operating temperature	T _{OP}	-40 / +85	°C
Storage temperature	T _{STG}	-40 / +125	°C
ESD human body model	HBM	± 2000	V
Latch-up current at T _{op} = 25 °C	I _{LU}	100	mA
Input voltage to non-power pin	Pins CSN, DIN_SDA, DOUT_A6, INTN 1, INTN 2, and SCK_SCL	-0.3 / (VDD + 0.3) or 3.6 whichever is lower	V

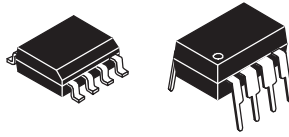
Table 4. Absolute Maximum Ratings

4.2 SENSOR CHARACTERISTICS

VDD = 2.8V, T_{op} = 25 °C unless otherwise noted

Parameter	Conditions	Min	Typ	Max	Unit
Acceleration range			±2.0 ±4.0 ±8.0 ±12.0 ±16.0		g
Sensitivity	Acceleration range = ±2.0g		16384		LSB/g
	Acceleration range = ±4.0g		8192		
	Acceleration range = ±8.0g		4096		
	Acceleration range = ±12.0g		2730		
	Acceleration range = ±16.0g		2048		
Sensitivity Temperature Coefficient ¹	-40 ≤ T _{op} ≤ +85 °C		±0.025		%/°C
Zero-g Offset	Chip Level		±20		mg
	Board Level		±50		
Zero-g Offset Temperature Coefficient ¹	-40 ≤ T _{op} ≤ +85 °C		±1		mg/°C
RMS Noise	ODR = 125 Hz, LPF = ODR/16		0.7 (X,Y) 1.3 (Z)		mg RMS
Nonlinearity ¹	Acceleration range = ±2.0g		0.6		% FS
Cross-axis Sensitivity ¹	Between any two axes		±2		%
ODR, Output Data Rate		0.5		1000	Hz
¹ Values are based on device characterization, not tested in production.					

Table 5. Sensor Characteristics



HIGH OUTPUT RS-485 TRANSCEIVERS

 Check for Samples: [SN65HVD05](#), [SN65HVD06](#), [SN75HVD05](#), [SN65HVD07](#), [SN75HVD06](#), [SN75HVD07](#)

FEATURES

- Minimum Differential Output Voltage of 2.5 V Into a 54-Ω Load
- Open-Circuit, Short-Circuit, and Idle-Bus Failsafe Receiver
- 1/8th Unit-Load Option Available (Up to 256 Nodes on the Bus)
- Bus-Pin ESD Protection Exceeds 16 kV HBM
- Driver Output Slew Rate Control Options
- Electrically Compatible With ANSI TIA/EIA-485-A Standard
- Low-Current Standby Mode: 1 μA Typical
- Glitch-Free Power-Up and Power-Down Protection for Hot-Plugging Applications
- Pin Compatible With Industry Standard SN75176

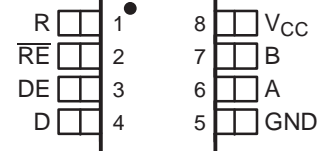
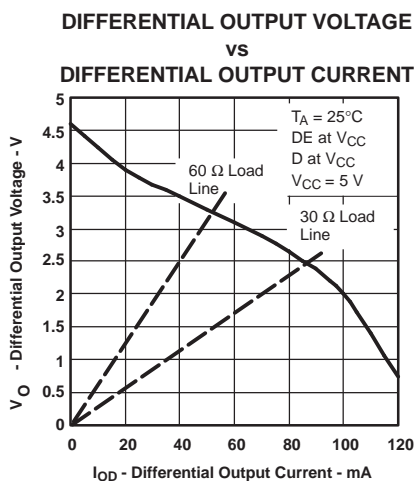
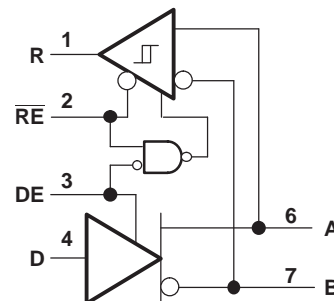
APPLICATIONS

- Data Transmission Over Long or Lossy Lines or Electrically Noisy Environments
- Profibus Line Interface
- Industrial Process Control Networks
- Point-of-Sale (POS) Networks
- Electric Utility Metering
- Building Automation
- Digital Motor Control

DESCRIPTION

The SN65HVD05, SN75HVD05, SN65HVD06, SN75HVD06, SN65HVD07, and SN75HVD07 combine a 3-state differential line driver and differential line receiver. They are designed for balanced data transmission and interoperate with ANSI TIA/EIA-485-A and ISO 8482E standard-compliant devices. The driver is designed to provide a differential output voltage greater than that required by these standards for increased noise margin. The drivers and receivers have active-high and active-low enables respectively, which can be externally connected together to function as direction control.

The driver differential outputs and receiver differential inputs connect internally to form a differential input/output (I/O) bus port that is designed to offer minimum loading to the bus whenever the driver is disabled or not powered. These devices feature wide positive and negative common-mode voltage ranges, making them suitable for party-line applications.

**D OR P PACKAGE
(TOP VIEW)**

**LOGIC DIAGRAM
(POSITIVE LOGIC)**


Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

ORDERING INFORMATION⁽¹⁾

SIGNALING RATE	UNIT LOAD	DRIVER OUTPUT SLOPE CONTROL	T _A	PART NUMBER ⁽²⁾		MARKED AS	
						PLASTIC DUAL-IN-LINE PACKAGE (PDIP)	SMALL OUTLINE IC (SOIC) PACKAGE
40 Mbps	1/2	No	–40°C to 85°C	SN65HVD05D	SN65HVD05P	65HVD05	VP05
10 Mbps	1/8	Yes		SN65HVD06D	SN65HVD06P	65HVD06	VP06
1 Mbps	1/8	Yes		SN65HVD07D	SN65HVD07P	65HVD07	VP07
40 Mbps	1/2	No	0°C to 70°C	SN75HVD05D	SN75HVD05P	75HVD05	VN05
10 Mbps	1/8	Yes		SN75HVD06D	SN75HVD06P	75HVD06	VN06
1 Mbps	1/8	Yes		SN75HVD07D	SN75HVD07P	75HVD07	VN07

(1) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI web site at www.ti.com.

(2) The D package is available taped and reeled. Add an R suffix to the device type (i.e., SN65HVD05DR).

PACKAGE DISSIPATION RATINGS

(See [Figure 12](#) and [Figure 13](#))

PACKAGE	T _A ≤ 25°C POWER RATING	DERATING FACTOR ⁽¹⁾ ABOVE T _A = 25°C	T _A = 70°C POWER RATING	T _A = 85°C POWER RATING
D ⁽²⁾	710 mW	5.7 mW/°C	455 mW	369 mW
D ⁽³⁾	1282 mW	10.3 mW/°C	821 mW	667 mW
P	1000 mW	8.0 mW/°C	640 mW	520 mW

(1) This is the inverse of the junction-to-ambient thermal resistance when board-mounted and with no air flow.

(2) Tested in accordance with the Low-K thermal metric definitions of EIA/JESD51-3

(3) Tested in accordance with the High-K thermal metric definitions of EIA/JESD51-7

ABSOLUTE MAXIMUM RATINGS

over operating free-air temperature range unless otherwise noted^{(1) (2)}

			SN65HVD05, SN65HVD06, SN65HVD07 SN75HVD05, SN75HVD06, SN75HVD07
Supply voltage range, V _{CC}			–0.3 V to 6 V
Voltage range at A or B			–9 V to 14 V
Input voltage range at D, DE, R or \overline{RE}			–0.5 V to V _{CC} + 0.5 V
Voltage input range, transient pulse, A and B, through 100 Ω (see Figure 11)			–50 V to 50 V
Receiver output current, I _O			–11 mA to 11mA
Electrostatic discharge	Human body model ⁽³⁾	A, B, and GND	16 kV
		All pins	4 kV
	Charged-device model ⁽⁴⁾	All pins	1 kV
Continuous total power dissipation			See Dissipation Rating Table

(1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

(2) All voltage values, except differential I/O bus voltages, are with respect to network ground terminal.

(3) Tested in accordance with JEDEC Standard 22, Test Method A114-A.

(4) Tested in accordance with JEDEC Standard 22, Test Method C101.

RECOMMENDED OPERATING CONDITIONS

		MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}		4.5		5.5	V
Voltage at any bus terminal (separately or common mode) V_I or V_{IC}		-7 ⁽¹⁾		12	V
High-level input voltage, V_{IH}	D, DE, \overline{RE}	2			V
Low-level input voltage, V_{IL}	D, DE, \overline{RE}			0.8	V
Differential input voltage, V_{ID} (see Figure 7)		-12		12	V
High-level output current, I_{OH}	Driver	-100			mA
	Receiver	-8			
Low-level output current, I_{OL}	Driver			100	mA
	Receiver			8	
Operating free-air temperature, T_A	SN65HVD05	-40		85	°C
	SN65HVD06				
	SN65HVD07				
	SN75HVD05	0		70	°C
	SN75HVD06				
	SN75HVD07				

(1) The algebraic convention, in which the least positive (most negative) limit is designated as minimum is used in this data sheet.

DRIVER ELECTRICAL CHARACTERISTICS

over operating free-air temperature range unless otherwise noted

PARAMETER		TEST CONDITIONS		MIN	TYP ⁽¹⁾	MAX	UNIT
V_{IK}	Input clamp voltage	$I_I = -18$ mA		-1.5			V
$ V_{OD} $	Differential output voltage	No Load				V_{CC}	V
		$R_L = 54 \Omega$, See Figure 4		2.5			
		$V_{test} = -7$ V to 12 V, See Figure 2		2.2			
$\Delta V_{OD} $	Change in magnitude of differential output voltage	See Figure 4 and Figure 2		-0.2		0.2	V
$V_{OC(SS)}$	Steady-state common-mode output voltage	See Figure 3		2.2		3.3	V
$\Delta V_{OC(SS)}$	Change in steady-state common-mode output voltage	See Figure 3		-0.1		0.1	V
$V_{OC(PP)}$	Peak-to-peak common-mode output voltage	HVD05	See Figure 3			600	mV
		HVD06		500			
		HVD07		900			
I_{OZ}	High-impedance output current	See receiver input currents					
I_I	Input current	D		-100		0	μ A
		DE		0		100	
I_{OS}	Short-circuit output current	-7 V $\leq V_O \leq 12$ V		-250		250	mA
$C_{(diff)}$	Differential output capacitance	$V_{ID} = 0.4 \sin(4E6\pi t) + 0.5$ V, DE at 0 V			16		pF
I_{CC}	Supply current	\overline{RE} at V_{CC} , D and DE at V_{CC} , No load	Receiver disabled and driver enabled		9	15	mA
		\overline{RE} at V_{CC} , D at V_{CC} DE at 0 V, No load	Receiver disabled and driver disabled (standby)		1	5	μ A
		\overline{RE} at 0 V, D and DE at V_{CC} , No load	Receiver enabled and driver enabled		9	15	mA

(1) All typical values are at 25°C and with a 5-V supply.

DRIVER SWITCHING CHARACTERISTICS

over operating free-air temperature range unless otherwise noted

PARAMETER		TEST CONDITIONS	MIN	TYP ⁽¹⁾	MAX	UNIT
t _{PLH}	Propagation delay time, low-to-high-level output	HVD05		6.5	11	ns
		HVD06		27	40	
		HVD07		250	400	
t _{PHL}	Propagation delay time, high-to-low-level output	HVD05		6.5	11	ns
		HVD06		27	40	
		HVD07		250	400	
t _r	Differential output signal rise time	HVD05		2.7	3.6	ns
		HVD06		18	28	
		HVD07		150	300	
t _f	Differential output signal fall time	HVD05	R _L = 54 Ω, C _L = 50 pF, See Figure 4	2.7	3.6	ns
		HVD06		18	28	
		HVD07		150	300	
t _{sk(p)}	Pulse skew (t _{PHL} - t _{PLH})	HVD05			2	ns
		HVD06			2.5	
		HVD07			10	
t _{sk(pp)} ⁽²⁾	Part-to-part skew	HVD05			3.5	ns
		HVD06			14	
		HVD07			100	
t _{PZH1}	Propagation delay time, high-impedance-to-high-level output	HVD05			25	ns
		HVD06			45	
		HVD07			250	
t _{PHZ}	Propagation delay time, high-level-to-high-impedance output	HVD05	\overline{RE} at 0 V, R _L = 110 Ω, See Figure 5		25	ns
		HVD06			60	
		HVD07			250	
t _{PZL1}	Propagation delay time, high-impedance-to-low-level output	HVD05			15	ns
		HVD06			45	
		HVD07			200	
t _{PLZ}	Propagation delay time, low-level-to-high-impedance output	HVD05	\overline{RE} at 0 V, R _L = 110 Ω, See Figure 6		14	ns
		HVD06			90	
		HVD07			550	
t _{PZH2}	Propagation delay time, standby-to-high-level output		R _L = 110 Ω, \overline{RE} at 3 V, See Figure 5		6	μs
t _{PZL2}	Propagation delay time, standby-to-low-level output		R _L = 110 Ω, \overline{RE} at 3 V, See Figure 6		6	μs

(1) All typical values are at 25°C and with a 5-V supply.

(2) t_{sk(pp)} is the magnitude of the difference in propagation delay times between any specified terminals of two devices when both devices operate with the same supply voltages, at the same temperature, and have identical packages and test circuits.

RECEIVER ELECTRICAL CHARACTERISTICS

over operating free-air temperature range unless otherwise noted

PARAMETER		TEST CONDITIONS		MIN	TYP ⁽¹⁾	MAX	UNIT	
V_{IT+}	Positive-going input threshold voltage	$I_O = -8 \text{ mA}$				-0.01	V	
V_{IT-}	Negative-going input threshold voltage	$I_O = 8 \text{ mA}$		-0.2				
V_{hys}	Hysteresis voltage ($V_{IT+} - V_{IT-}$)				35		mV	
V_{IK}	Enable-input clamp voltage	$I_I = -18 \text{ mA}$		-1.5			V	
V_{OH}	High-level output voltage	$V_{ID} = 200 \text{ mV}$,	$I_{OH} = -8 \text{ mA}$,	See Figure 7		4	V	
V_{OL}	Low-level output voltage	$V_{ID} = -200 \text{ mV}$,	$I_{OL} = 8 \text{ mA}$,	See Figure 7		0.4	V	
I_{OZ}	High-impedance-state output current	$V_O = 0 \text{ or } V_{CC}$	\overline{RE} at V_{CC}	-1		1	μA	
I_I	Bus input current	HVD05	Other input at 0 V	$V_A \text{ or } V_B = 12 \text{ V}$		0.23	0.5	mA
				$V_A \text{ or } V_B = 12 \text{ V}$, $V_{CC} = 0 \text{ V}$		0.3	0.5	
				$V_A \text{ or } V_B = -7 \text{ V}$		-0.4	0.13	
				$V_A \text{ or } V_B = -7 \text{ V}$, $V_{CC} = 0 \text{ V}$		-0.4	0.15	
		HVD06 HVD07	Other input at 0 V	$V_A \text{ or } V_B = 12 \text{ V}$		0.06	0.1	mA
				$V_A \text{ or } V_B = 12 \text{ V}$, $V_{CC} = 0 \text{ V}$		0.08	0.13	
				$V_A \text{ or } V_B = -7 \text{ V}$		-0.1	0.05	
				$V_A \text{ or } V_B = -7 \text{ V}$, $V_{CC} = 0 \text{ V}$		-0.05	0.03	
I_{IH}	High-level input current, \overline{RE}	$V_{IH} = 2 \text{ V}$		-60	26.4		μA	
I_{IL}	Low-level input current, \overline{RE}	$V_{IL} = 0.8 \text{ V}$		-60	27.4		μA	
$C_{(diff)}$	Differential input capacitance	$V_I = 0.4 \sin(4E6\pi t) + 0.5 \text{ V}$, DE at 0 V			16		pF	
I_{CC}	Supply current	\overline{RE} at 0 V, D and DE at 0 V, No load	Receiver enabled and driver disabled	5	10		mA	
		\overline{RE} at V_{CC} , DE at 0 V, D at V_{CC} , No load	Receiver disabled and driver disabled (standby)	1	5		μA	
		\overline{RE} at 0 V, D and DE at V_{CC} , No load	Receiver enabled and driver enabled	9	15		mA	

(1) All typical values are at 25°C and with a 5-V supply.

RECEIVER SWITCHING CHARACTERISTICS

over operating free-air temperature range unless otherwise noted

PARAMETER		TEST CONDITIONS	MIN	TYP ⁽¹⁾	MAX	UNIT	
t_{PLH}	Propagation delay time, low-to-high-level output 1/2 UL	HVD05		14.6	25	ns	
t_{PHL}	Propagation delay time, high-to-low-level output 1/2 UL	HVD05		14.6	25	ns	
t_{PLH}	Propagation delay time, low-to-high-level output 1/8 UL	HVD06		55	70	ns	
		HVD07		55	70		
t_{PHL}	Propagation delay time, high-to-low-level output 1/8 UL	HVD06	$V_{ID} = -1.5\text{ V to }1.5\text{ V},$ $C_L = 15\text{ pF},$ See Figure 8	55	70	ns	
		HVD07		55	70		
$t_{sk(p)}$	Pulse skew ($t_{PHL} - t_{PLH}$)	HVD05				2	ns
		HVD06				4.5	
		HVD07			4.5		
$t_{sk(pp)}$ ⁽²⁾	Part-to-part skew	HVD05			6.5	ns	
		HVD06			14		
		HVD07			14		
t_r	Output signal rise time	$C_L = 15\text{ pF},$ See Figure 8		2	3	ns	
t_f	Output signal fall time			2	3		
t_{PZH1}	Output enable time to high level	$C_L = 15\text{ pF},$ DE at 3 V, See Figure 9			10	ns	
t_{PZL1}	Output enable time to low level				10		
t_{PHZ}	Output disable time from high level				15		
t_{PLZ}	Output disable time from low level				15		
t_{PZH2}	Propagation delay time, standby-to-high-level output	$C_L = 15\text{ pF},$ DE at 0, See Figure 10			6	μs	
t_{PZL2}	Propagation delay time, standby-to-low-level output				6		

- (1) All typical values are at 25°C and with a 5-V supply.
 (2) $t_{sk(pp)}$ is the magnitude of the difference in propagation delay times between any specified terminals of two devices when both devices operate with the same supply voltages, at the same temperature, and have identical packages and test circuits.

PARAMETER MEASUREMENT INFORMATION

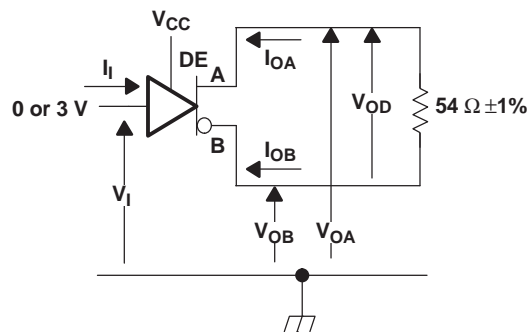


Figure 1. Driver V_{OD} Test Circuit and Voltage and Current Definitions

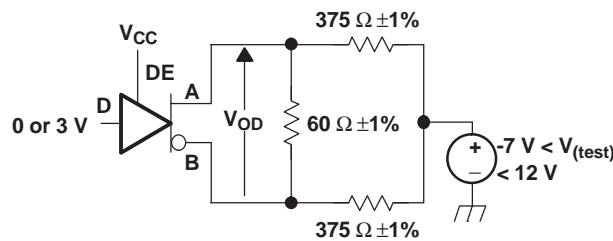
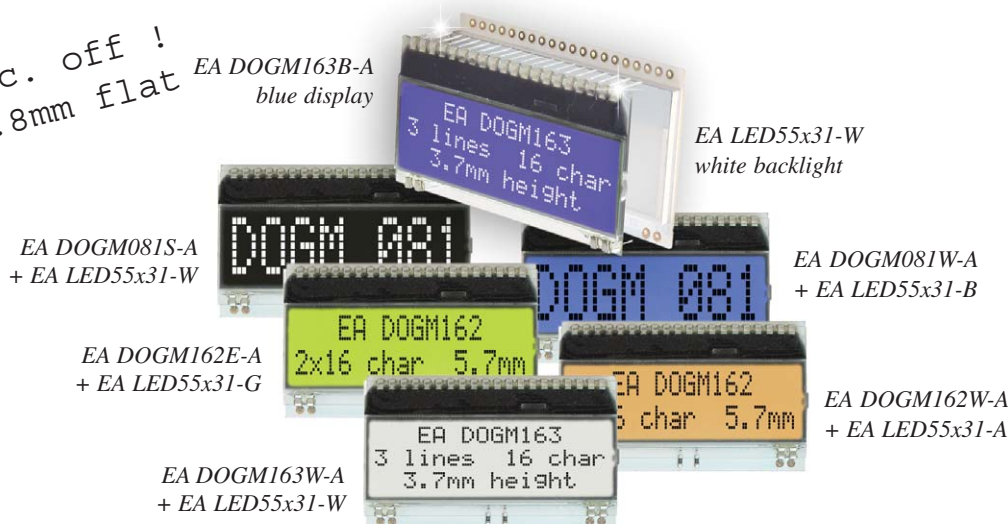


Figure 2. Driver V_{OD} With Common-Mode Loading Test Circuit

DOG SERIES 3.3V

INCL. CONTROLLER ST7036 FOR 4-/8-BIT. SPI (4-WIRE)

available for 1 pc. off !
even with LED: 5.8mm flat



TECHNICAL DATA

- * HIGH-CONTRAST LCD SUPERTWIST DISPLAY
- * OPTIONAL LED BACKLIGHT UNITS IN DIFFERENT COLORS
- * 1x8, 2x16 AND 3x16 WITH 12.0 mm / 5.6 mm AND 3.6 mm CHARACTER HEIGHT
- * ST 7036 CONTROLLER FOR 4-BIT, 8-BIT AND SPI (4-WIRE) INTERFACE
- * POWER SUPPLY +3.3V OR +5V SINGLE SUPPLY (typically 250µA)
- * NO ADDITIONAL VOLTAGES REQUIRED
- * OPERATING TEMPERATURE RANGE -20 THROUGH +70°C
- * LED BACKLIGHT 3 through 80mA@3.3V or 2 through 40mA@5V
- * EA LED55x31-W: $t_{Op.}$ -30..+70°C / $t_{Stor.}$ -40..+80°C
- * NO MOUNTING REQUIRED, SIMPLY SOLDER INTO PCB

ORDERING CODE

LCD MODULE 1x8 - 11.97mm
LCD MODULE 2x16 - 5.57 mm
LCD MODULE 3x16 - 3.65mm

x: *B* = blue background
E = yellow/green background
L = yellow/green background (cannot be backlit)
S = black background
W = white background

LED BACKLIGHT, WHITE
LED BACKLIGHT, YELLOW/GREEN
LED BACKLIGHT, BLUE
LED BACKLIGHT, RED
LED BACKLIGHT, AMBER
LED BACKLIGHT, FULL COLOR RGB

USB TEST BOARD FOR PC (WINDOWS)
SOCKET CONNECTOR 4.8 mm HIGH (1x20-PIN, 2.54mm PITCH)

EA DOGM081x-A
EA DOGM162x-A
EA DOGM163x-A

EA LED55X31-W
EA LED55X31-G
EA LED55X31-B
EA LED55X31-R
EA LED55X31-A
EA LED55X31-RGB

EA 9780-4USB
EA FL-20P

EA DOG SERIES

With its EA DOG series, ELECTRONIC ASSEMBLY presents the world's first display series which will run on 3.3 V systems without auxiliary power. They can, of course be used on traditional 5 V systems.

Unlike normal LCD modules, you order the display and the corresponding backlight separately. This gives you a wealth of possible combinations.

Designed for compact hand-held devices, this modern LCD range provides a number of real benefits with or without backlight:

- * extremely compact at 55 x 31 mm at the standard font size of 5.57 mm (2 x 16)
- * ultra-flat at 2.0 mm without backlight or 5.8 mm including LED backlight
- * 4-bit, 8-bit and SPI interface (4-wire)
- * typical power consumption of only 250µA in full operation (LED white backlight as of 3mA)
- * easy installation by simply soldering into the board
- * A whole range of design variants (63) can be supplied as of single units
- * Changing background color

SETTING THE CONTRAST

The contrast on all displays of the EA DOG series can be set with a command. This is done using bits C0 through C5 in the commands "Contrast Set" and "Power/Icon Control/Contrast Set". Generally, the contrast is set once and kept constant across the entire operating temperature range (-20 through +70°C) thanks to the integrated temperature compensation function.

Even when run at 3.3 V, the displays do not require any additional negative voltage!

LED BACKLIGHTS

6 different variants are available for individual backlighting: white, yellow/green, blue, red, amber and full color.

For monochrome backlights, 2 separate LED paths are available, which can be switched in parallel or in series to ideally match the system voltage. This means that all the backlights can be run either at 5 V or at 3.3 V.

Operation of the backlight requires an external series resistor for current limiting. This can be calculated from $R=U/I$; you will find the values in the table. To improve life time it is recommended to use a current source only.

The operating life of the yellow/green, red and amber backlights is 100,000 hours and that of the white and blue backlights much shorter.

Important: Never operate the backlight directly on a 5 V/3.3V supply, as this can immediately destroy the LEDs!

INSTALLATION

First, the display and the corresponding backlight are clipped together. The complete unit is then inserted into a PCB and soldered. Note that the 4 pins for the backlight must also be soldered from the top.

Important: There are one or two protective films on the display (top and/or rear side) and one on each backlight. Those have to be removed during or after production.

yellow/green EA LED55x31-G	Forwar voltage	Current max.	Limiting resistor	
			@ 3,3 V	@ 5 V
Connected in parallel	2,2 V	80 mA	14 ohm	35 ohm
Connected in series	4,4 V	40 mA	-	15 ohm

white EA LED55x31-W	Forwar voltage	Current max.	Limiting resistor	
			@ 3,3 V	@ 5 V
Connected in parallel	3,2 V	60 mA	1,6 ohm	30 ohm
Connected in series	6,4 V	30 mA	-	-

blue EA LED55x31-B	Forwar voltage	Current max.	Limiting resistor	
			@ 3,3 V	@ 5 V
Connected in parallel	3,2 V	60 mA	1,6 ohm	30 ohm
Connected in series	6,4 V	30 mA	-	-

amber EA LED55x31-A	Forwar voltage	Current max.	Limiting resistor	
			@ 3,3 V	@ 5 V
Connected in parallel	2,4 V	80 mA	11 ohm	32 ohm
Connected in series	4,8 V	40 mA	-	5 ohm

red EA LED55x31-R	Forwar voltage	Current max.	Limiting resistor	
			@ 3,3 V	@ 5 V
Connected in parallel	2,1 V	80 mA	15 ohm	36 ohm
Connected in series	4,2 V	40 mA	-	20 ohm

Full color EA LED55x31-RGB	Forwar voltage	Current max.	Limiting resistor	
			@ 3,3 V	@ 5 V
Connected in parallel	4 V	125 mA	-	3x24 ohm

DOG SERIES 3.3V

5 DIFFERENT TECHNOLOGIES

As a standard we provide 5 different technologies as STN and FSTN:

display type	technology	optional backlight	readability	display color non backlighted	display color with backlighted	recommended backlight color
	FSTN pos. transfective	it's fine with and without backlight	readable even without backlight	black on white	black on backlight color	white, blue, RGB
	STN pos. yellow/green transmissive	backlight unit required	readable even without backlight	dark green on yellow/green	black on yellow/green or amber	yellow/green, amber
	STN neg. blue transmissive	usage only with backlight	---	---	backlight color on blue background	white, yellow/green
	FSTN neg. transmissive	usage only with backlight	---	---	backlight color on black background	white, RGB
	STN pos. yellow/green reflective	no backlight possible	finest readable without backlight	dark green on yellow/green	---	---

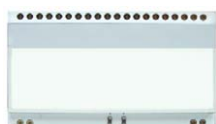
3 DIFFERENT DISPLAYS

These displays are available for mentioned technologies:

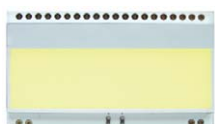


6 DIFFERENT BACKLIGHTS

6 different backlight colors are available to match equipments design as much as possible. The most effective and brightest one is the white one EA LED55x31-W.



EA LED55x31-W
White



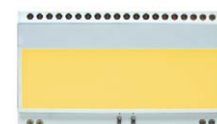
EA LED55x31-G
Yellow/Green



EA LED55x31-B
Blue



EA LED55x31-R
Red



EA LED55x31-A
Amber



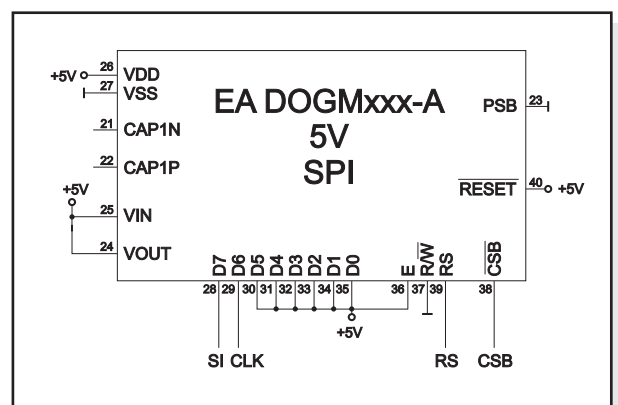
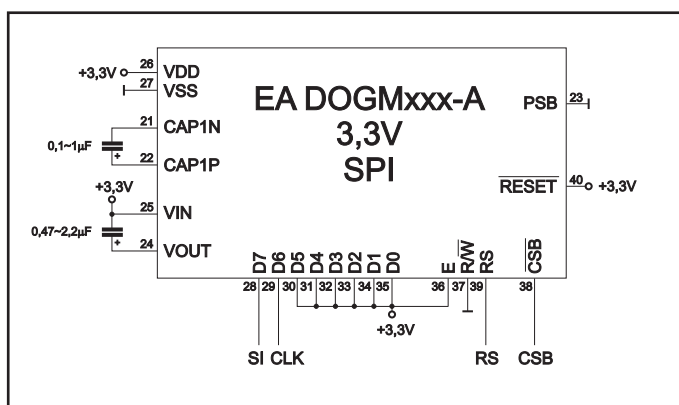
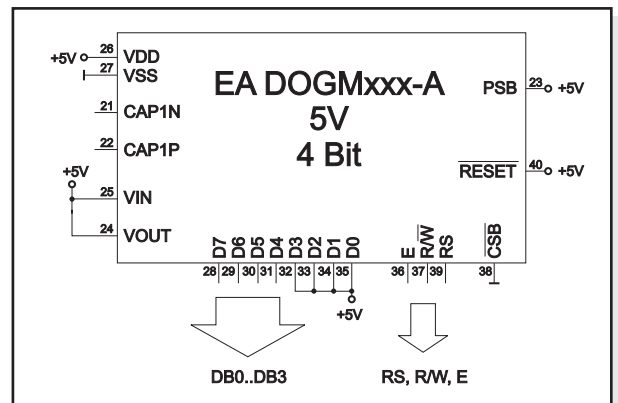
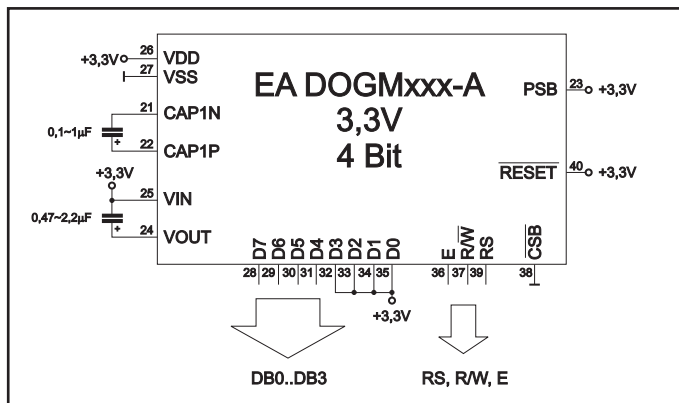
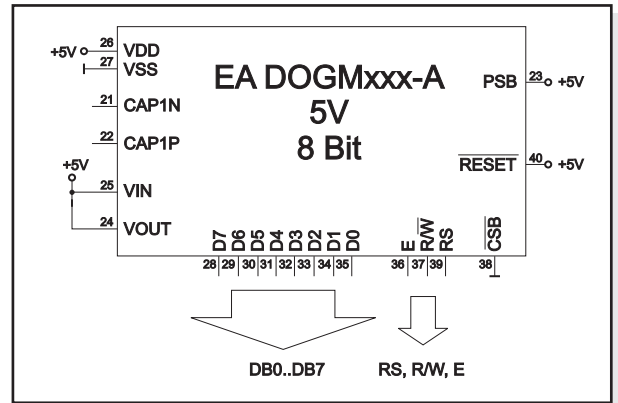
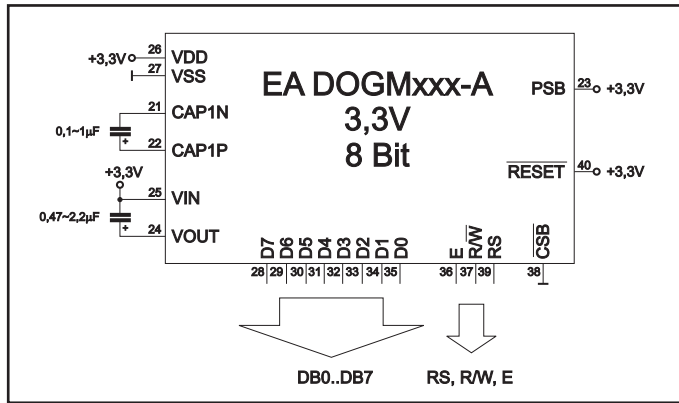
EA LED55x31-RGB
Full Color

When you can see black and white pictures only here on this page then you're able to download a coloured version from our website www.lcd-module.de//deu/pdf/doma/dog-m.pdf

APPLICATION EXAMPLES

Different wiring must be used depending on the interface and the power supply. 2 additional capacitors are required for 3.3 V operation.

Note that the COG technology means that the current capacity of the outputs is limited. Therefore, a large load on the bus may cause signal loops and unclear levels. If in doubt, additional pull-down resistors (8051) are required or additional waits/NOPs must be incorporated.



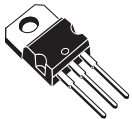
USB-TEST BOARD EA 9780-4USB

For easy startup, a USB test board is available that can be connected to a PC. An USB cable and a Windows software is supplied with the product. This allows individual text and to be displayed directly on the connected display.

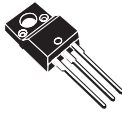
SIMULATION WITH WINDOWS

A simulator window also displays the contents of the display. The software can simulate all the displays and colors even without the hardware. You can download the software free from our website: https://www.lcd-module.de/fileadmin/downloads/startdog_v46.zip

Positive voltage regulator ICs



TO-220



TO-220FP



DPAK


 D²PAK

Features

- Output current up to 1.5 A
- Output voltages of 5; 6; 8; 8.5; 9; 12; 15; 18; 24 V
- Thermal overload protection
- Short circuit protection
- Output transition SOA protection
- 2 % output voltage tolerance (A version)
- Guaranteed in extended temperature range (A version)

Description

The **L78** series of three-terminal positive regulators is available in TO-220, TO-220FP, D²PAK and DPAK packages and several fixed output voltages, making it useful in a wide range of applications.

These regulators can provide local on-card regulation, eliminating the distribution problems associated with single point regulation. Each type embeds internal current limiting, thermal shut-down and safe area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1 A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltage and currents.

Maturity status link

[L78](#)

Refer to the test circuits, $T_J = 0$ to 125 °C, $V_I = 10$ V, $I_O = 500$ mA, $C_I = 0.33$ μ F, $C_O = 0.1$ μ F unless otherwise specified.

Table 10. Electrical characteristics of L7805C

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
V_O	Output voltage	$T_J = 25$ °C	4.8	5	5.2	V
V_O	Output voltage	$I_O = 5$ mA to 1 A, $V_I = 7$ to 18 V	4.75	5	5.25	V
V_O	Output voltage	$I_O = 1$ A, $V_I = 18$ to 20V, $T_J = 25$ °C	4.75	5	5.25	V
ΔV_O ⁽¹⁾	Line regulation	$V_I = 7$ to 25 V, $T_J = 25$ °C		3	100	mV
		$V_I = 8$ to 12 V, $T_J = 25$ °C		1	50	
ΔV_O ⁽¹⁾	Load regulation	$I_O = 5$ mA to 1.5 A, $T_J = 25$ °C			100	mV
		$I_O = 250$ to 750 mA, $T_J = 25$ °C			50	
I_d	Quiescent current	$T_J = 25$ °C			8	mA
ΔI_d	Quiescent current change	$I_O = 5$ mA to 1 A			0.5	mA
		$V_I = 7$ to 23 V			0.8	
$\Delta V_O/\Delta T$	Output voltage drift	$I_O = 5$ mA		-1.1		mV/°C
eN	Output noise voltage	$B = 10$ Hz to 100 kHz, $T_J = 25$ °C		40		μ V/ V_O
SVR	Supply voltage rejection	$V_I = 8$ to 18 V, $f = 120$ Hz	62			dB
V_d	Dropout voltage	$I_O = 1$ A, $T_J = 25$ °C		2		V
R_O	Output resistance	$f = 1$ kHz		17		m Ω
I_{sc}	Short circuit current	$V_I = 35$ V, $T_J = 25$ °C		0.75		A
I_{scp}	Short circuit peak current	$T_J = 25$ °C		2.2		A

1. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

Note: Minimum load current for regulation is 5 mA.

6 Application information

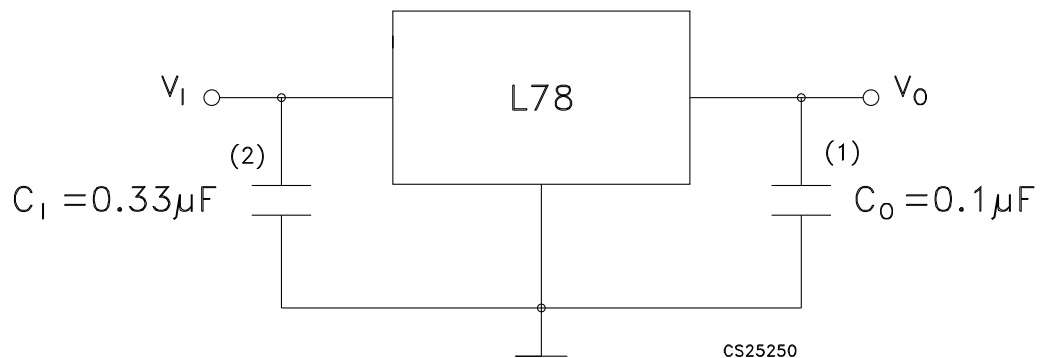
6.1 Design consideration

The L78 Series of fixed voltage regulators are designed with thermal overload protection that shuts down the circuit when subjected to an excessive power overload condition, internal short-circuit protection that limits the maximum current the circuit will pass, and output transistor safe-area compensation that reduces the output short-circuit current as the voltage across the pass transistor is increased. In many low current applications, compensation capacitors are not required. However, it is recommended that the regulator input be bypassed with capacitor if the regulator is connected to the power supply filter with long lengths, or if the output load capacitance is large. An input bypass capacitor should be selected to provide good high frequency characteristics to insure stable operation under all load conditions. A 0.33 μF or larger tantalum, mylar or other capacitor having low internal impedance at high frequencies should be chosen. The bypass capacitor should be mounted with the shortest possible leads directly across the regulators input terminals. Normally good construction techniques should be used to minimize ground loops and lead resistance drops since the regulator has no external sense lead.

The addition of an operational amplifier allows adjustment to higher or intermediate values while retaining regulation characteristics. The minimum voltage obtained with the arrangement is 2 V greater than the regulator voltage.

The circuit of [Figure 14. High current voltage regulator](#) can be modified to provide supply protection against short circuit by adding a short circuit sense resistor, RSC, and an additional PNP transistor. The current sensing PNP must be able to handle the short circuit current of the three terminal regulator Therefore a four ampere plastic power transistor is specified.

Figure 9. Fixed output regulator



GAMG220920161007MT

1. Although no output capacitor is need for stability, it does improve transient response.
2. Required if regulator is located an appreciable distance from power supply filter.



12V, Ultra-Low-I_Q, Low-Dropout Linear Regulators with POK

MAX8880/MAX8881

General Description

The MAX8880/MAX8881 are ultra-low supply current, low-dropout linear regulators, capable of delivering up to 200mA. They are designed for battery-powered applications where reverse battery protection and long battery life are critical.

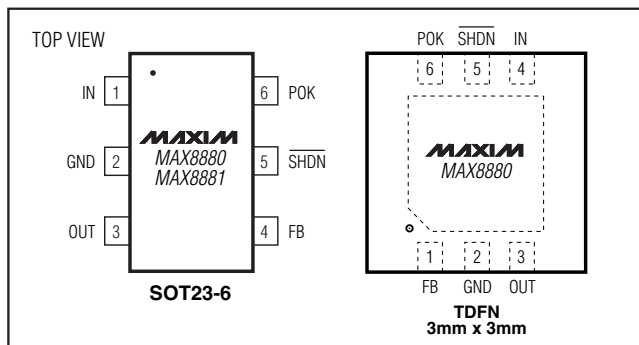
These regulators' low 3.5 μ A supply current extends battery life in applications with long standby periods. Unlike PNP-based designs, a 2 Ω PMOS device maintains ultra-low supply current throughout the entire operating range and in dropout. The parts are internally protected from output short circuits, reverse battery connection, and thermal overload. An internal power-OK (POK) comparator indicates when the output is out of regulation.

The MAX8880 output is adjustable from 1.25V to 5V using an external resistor-divider. The MAX8881 provides only factory-preset output voltages of 1.8V, 2.5V, 3.3V, or 5V (see *Ordering Information*). The devices are available in 6-pin SOT23 and 6-pin TDFN packages.

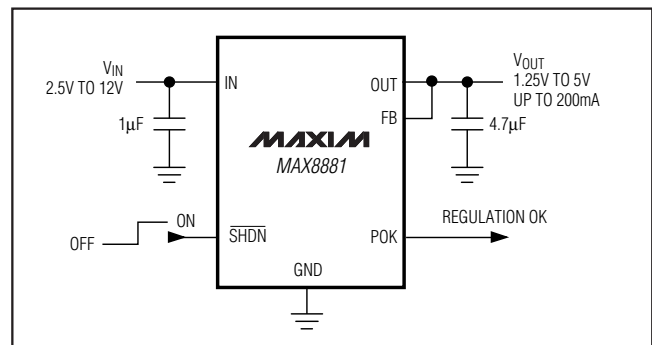
Applications

Smoke Detectors	PDA's
Battery-Powered Alarms	Handy Terminals
Remote Transmitters	CMOS Backup Power
Smart Battery Packs	Real-Time Clocks

Pin Configurations



Typical Operating Circuit



Ordering Information

PART	OUTPUT	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX8880EUT-T	Adjustable	-40°C to +85°C	6 SOT23-6	AAHR
MAX8880ETT-T	Adjustable	-40°C to +85°C	6 TDFN	AGS
MAX8881EUT18-T	1.8V	-40°C to +85°C	6 SOT23-6	AAHS
MAX8881EUT25-T	2.5V	-40°C to +85°C	6 SOT23-6	AAHT
MAX8881EUT33-T	3.3V	-40°C to +85°C	6 SOT23-6	AAHU
MAX8881EUT50-T	5.0V	-40°C to +85°C	6 SOT23-6	AAHV



12V, Ultra-Low-I_Q, Low-Dropout Linear Regulators with POK

ABSOLUTE MAXIMUM RATINGS

IN to GND	-14V to +14V
SHDN to GND	-0.3V to (V _{IN} + 0.3V), -0.3V to +0.3V when V _{IN} < 0V
OUT, FB to GND	-0.3V to +6V when V _{IN} > 5.7V, -0.3V to (V _{IN} + 0.3V) when 0V ≤ V _{IN} ≤ 5.7V, -0.3V to +0.3V when V _{IN} < 0V
POK to GND	-0.3V to +14V

OUT Continuous Current.....	200mA
OUT Short Circuit.....	Indefinite
Continuous Power Dissipation (T _A = +70°C)	
6-Pin SOT23 (derate 8.7mW/°C above +70°C).....	696mW
6-Pin TDFN (derate 24.4mW/°C above +70°C)	1951mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature.....	-65°C to +165°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{OUT} + 1V, SHDN = IN, C_{OUT} = 4.7μF, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Input Voltage Range	V _{IN}		2.5		12	V	
Supply Current	I _{IN}	V _{IN} = 12V		3.5	10	μA	
Shutdown Supply Current	I _{IN(SHDN)}	V _{SHDN} = 0, V _{IN} = 12V, V _{OUT} = 0, T _A = +25°C		1.5	3	μA	
Input Undervoltage Lockout	V _{UVLO}			2.1	2.4	V	
FB Voltage, Adjustable Mode	V _{FB}	MAX8880, I _{OUT} = 20mA	T _A = +25°C	1.238	1.257	1.276	V
			T _A = 0°C to +85°C	1.232		1.282	
			T _A = -40°C to +85°C	1.219		1.295	
OUT Voltage Accuracy (Note 2)		MAX8881, I _{OUT} = 20mA	T _A = +25°C	-1.5		1.5	%
			T _A = 0°C to +85°C	-2		2	
			T _A = -40°C to +85°C	-3		3	
OUT Voltage Range	V _{OUT}	MAX8880	1.25		5.5	V	
OUT Line Regulation		V _{IN} = V _{OUT} + 1V to 12V		0.01	0.05	%/V	
OUT Load Regulation (Note 3)		I _{OUT} = 10μA to 100mA		0.006	0.015	%/mA	
Current Limit (Note 3)	I _{OUT}		200	400		mA	
Dropout Voltage (Notes 3, 4)	ΔV _{DO}	I _{OUT} = 50mA		100	200	mV	
IN Reverse Leakage Current	I _{IN(REV)}	V _{IN} = -12V, V _{SHDN} = 0			1	mA	
Foldback Current Limit	I _{OUT(SC)}	V _{IN} = 5V, V _{OUT} = 0		250		mA	
SHDN Input Threshold	V _{IH}	V _{IN} = 2.5V to 12V	2			V	
	V _{IL}				0.5		
SHDN Input Bias Current		V _{SHDN} = 0 to 12V, T _A = +25°C	-100		100	nA	
FB Input Bias Current	I _{FB}	FB = 1.25V, T _A = +25°C, MAX8880 only	0	2	20	nA	
POK Trip Threshold		Falling	T _A = +25°C	87.5	90.5	93.5	% of V _{OUT}
			T _A = -40°C to +85°C	86		95	
		Hysteresis		1.5			
POK Off-Current	I _{POK}	V _{POK} = 12V, T _A = +25°C			100	nA	
POK Low Voltage	V _{POK}	I _{POK} = 1mA		50	200	mV	

12V, Ultra-Low-I_Q, Low-Dropout Linear Regulators with POK

MAX8880/MAX8881

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{OUT} + 1V$, $\overline{SHDN} = IN$, $C_{OUT} = 4.7\mu F$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Thermal Shutdown Threshold	T_{SD}	(Hysteresis = 15°C)		160		°C
OUT Noise	$V_{OUT(Noise)}$	$f = 10Hz$ to $100kHz$, $I_{OUT} = 1mA$		300		μV_{RMS}

Note 1: All devices are 100% production tested at $T_A = +25^\circ C$. All temperature limits are guaranteed by design.

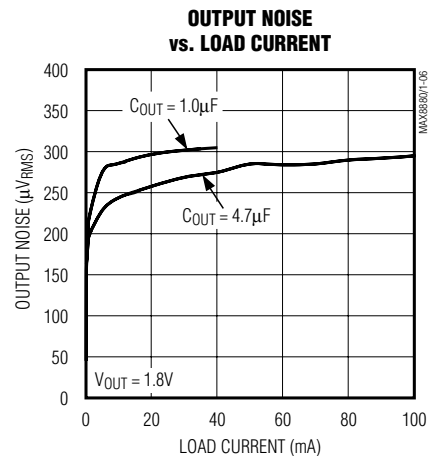
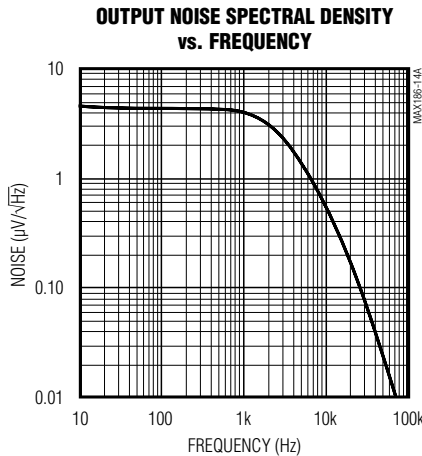
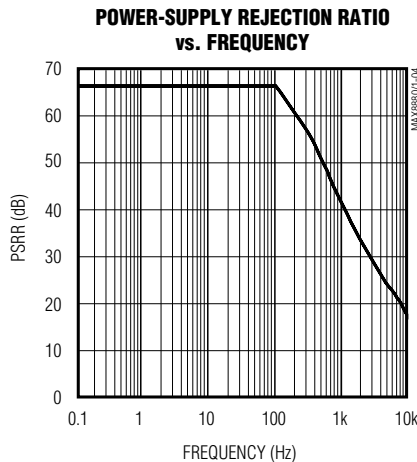
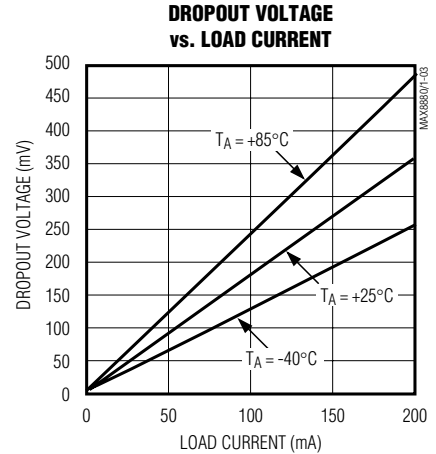
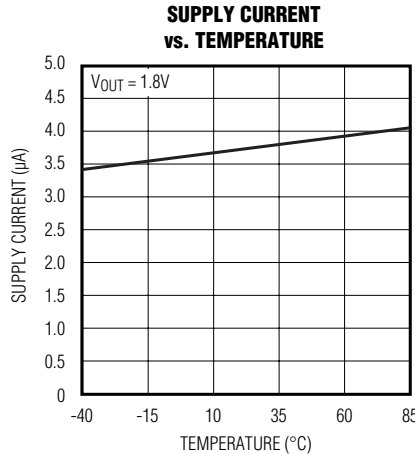
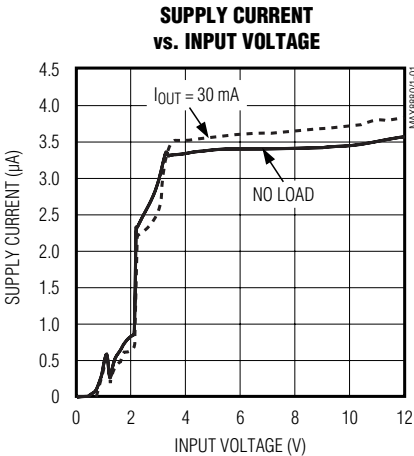
Note 2: Output accuracy with respect to nominal preset voltages. $FB = OUT$.

Note 3: This specification is valid for $V_{IN} > 3V$.

Note 4: The dropout voltage is defined as $V_{IN} - V_{OUT}$, when V_{OUT} is 100mV below the value of V_{OUT} for $V_{IN} = V_{OUT} + 1V$.

Typical Operating Characteristics

($V_{IN} = 5V$, $V_{OUT} = 3.3V$, $I_{OUT} = 30mA$, $C_{OUT} = 4.7\mu F$, $T_A = +25^\circ C$, unless otherwise noted. See Figure 1.)

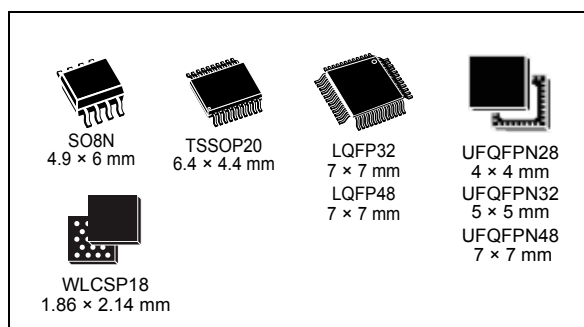


Arm® Cortex®-M0+ 32-bit MCU, up to 64 KB Flash, 8 KB RAM,
2x USART, timers, ADC, comm. I/Fs, 1.7-3.6V

Datasheet - production data

Features

- Core: Arm® 32-bit Cortex®-M0+ CPU, frequency up to 64 MHz
- -40°C to 85°C/105°C/125°C operating temperature
- Memories
 - Up to 64 Kbytes of Flash memory with protection and securable area
 - 8 Kbytes of SRAM with HW parity check
- CRC calculation unit
- Reset and power management
 - Voltage range: 1.7 V to 3.6 V
 - Power-on/Power-down reset (POR/PDR)
 - Programmable Brownout reset (BOR)
 - Programmable voltage detector (PVD)
 - Low-power modes: Sleep, Stop, Standby, Shutdown
 - V_{BAT} supply for RTC and backup registers
- Clock management
 - 4 to 48 MHz crystal oscillator
 - 32 kHz crystal oscillator with calibration
 - Internal 16 MHz RC with PLL option (±1 %)
 - Internal 32 kHz RC oscillator (±5 %)
- Up to 44 fast I/Os
 - All mappable on external interrupt vectors
 - Multiple 5 V-tolerant I/Os
- 5-channel DMA controller with flexible mapping
- 12-bit, 0.4 μs ADC (up to 16 ext. channels)
 - Up to 16-bit with hardware oversampling
 - Conversion range: 0 to 3.6V
- 11 timers (one 128 MHz capable): 16-bit for advanced motor control, one 32-bit and four 16-bit general-purpose, two low-power 16-bit, two watchdogs, SysTick timer
- Calendar RTC with alarm and periodic wakeup from Stop/Standby/Shutdown



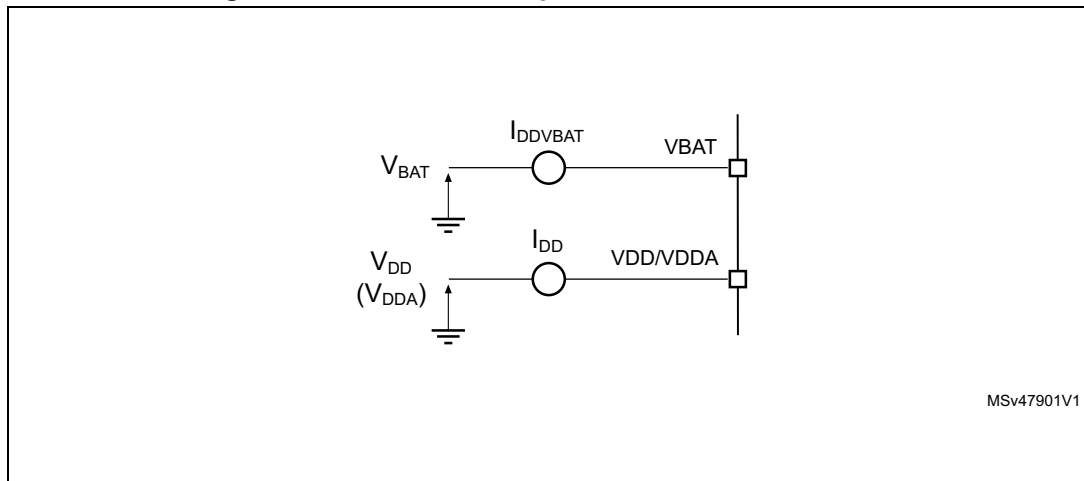
- Communication interfaces
 - Two I²C-bus interfaces supporting Fast-mode Plus (1 Mbit/s) with extra current sink, one supporting SMBus/PMBus and wakeup from Stop mode
 - Two USARTs with master/slave synchronous SPI; one supporting ISO7816 interface, LIN, IrDA capability, auto baud rate detection and wakeup feature
 - One low-power UART
 - Two SPIs (32 Mbit/s) with 4- to 16-bit programmable bitframe, one multiplexed with I²S interface
- Development support: serial wire debug (SWD)
- 96-bit unique ID
- All packages ECOPACK 2 compliant

Table 1. Device summary

Reference	Part number
STM32G031x4	STM32G031C4, STM32G031F4, STM32G031G4, STM32G031K4, STM32G031J4
STM32G031x6	STM32G031C6, STM32G031F6, STM32G031G6, STM32G031K6, STM32G031J6
STM32G031x8	STM32G031C8, STM32G031F8, STM32G031G8, STM32G031K8, STM32G031Y8

5.1.7 Current consumption measurement

Figure 14. Current consumption measurement scheme



5.2 Absolute maximum ratings

Stresses above the absolute maximum ratings listed in [Table 18](#), [Table 19](#) and [Table 20](#) may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these conditions is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

All voltages are defined with respect to V_{SS} .

Table 18. Voltage characteristics

Symbol	Ratings	Min	Max	Unit
V_{DD}	External supply voltage	- 0.3	4.0	V
V_{BAT}	External supply voltage on VBAT pin	- 0.3	4.0	
V_{REF+}	External voltage on VREF+ pin	- 0.3	Min($V_{DD} + 0.4$, 4.0)	
$V_{IN}^{(1)}$	Input voltage on FT_xx	- 0.3	$V_{DD} + 4.0^{(2)}$	
	Input voltage on any other pin	- 0.3	4.0	

1. Refer to [Table 19](#) for the maximum allowed injected current values.
2. To sustain a voltage higher than 4 V the internal pull-up/pull-down resistors must be disabled.

Table 19. Current characteristics

Symbol	Ratings	Max	Unit
$I_{VDD/VDDA}$	Current into VDD/VDDA power pin (source) ⁽¹⁾	100	mA
$I_{VSS/VSSA}$	Current out of VSS/VSSA ground pin (sink) ⁽¹⁾	100	
$I_{IO(PIN)}$	Output current sunk by any I/O and control pin except FT_f	15	
	Output current sunk by any FT_f pin	20	
	Output current sourced by any I/O and control pin	15	
$\sum I_{IO(PIN)}$	Total output current sunk by sum of all I/Os and control pins	80	
	Total output current sourced by sum of all I/Os and control pins	80	
$I_{INJ(PIN)}^{(2)}$	Injected current on a FT_xx pin	-5 / NA ⁽³⁾	
$\sum I_{INJ(PIN)} $	Total injected current (sum of all I/Os and control pins) ⁽⁴⁾	25	

1. All main power (VDD/VDDA, VBAT) and ground (VSS/VSSA) pins must always be connected to the external power supplies, in the permitted range.
2. A positive injection is induced by $V_{IN} > V_{DDIOx}$ while a negative injection is induced by $V_{IN} < V_{SS}$. $I_{INJ(PIN)}$ must never be exceeded. Refer also to [Table 18: Voltage characteristics](#) for the maximum allowed input voltage values.
3. Positive injection is not possible on these I/Os and does not occur for input voltages lower than the specified maximum value.
4. When several inputs are submitted to a current injection, the maximum $\sum |I_{INJ(PIN)}|$ is the absolute sum of the negative injected currents (instantaneous values).

Table 20. Thermal characteristics

Symbol	Ratings	Value	Unit
T_{STG}	Storage temperature range	-65 to +150	°C
T_J	Maximum junction temperature	150	°C

5.3 Operating conditions

5.3.1 General operating conditions

Table 21. General operating conditions

Symbol	Parameter	Conditions	Min	Max	Unit
f_{HCLK}	Internal AHB clock frequency	-	0	64	MHz
f_{PCLK}	Internal APB clock frequency	-	0	64	
V_{DD}	Standard operating voltage	-	1.7 ⁽¹⁾	3.6	V
V_{DDA}	Analog supply voltage	For ADC operation	1.62	3.6	V
		For VREFBUF operation	2.4	3.6	
V_{BAT}	Backup operating voltage	-	1.55	3.6	V
V_{IN}	I/O input voltage	-	-0.3	Min($V_{DD} + 3.6, 5.5$) ⁽²⁾	V

Table 21. General operating conditions (continued)

Symbol	Parameter	Conditions	Min	Max	Unit
T _A	Ambient temperature ⁽³⁾	Suffix 6 ⁽⁴⁾	-40	85	°C
		Suffix 7 ⁽⁴⁾	-40	105	
		Suffix 3 ⁽⁴⁾	-40	125	
T _J	Junction temperature	Suffix 6 ⁽⁴⁾	-40	105	°C
		Suffix 7 ⁽⁴⁾	-40	125	
		Suffix 3 ⁽⁴⁾	-40	130	

1. When RESET is released functionality is guaranteed down to V_{PDR} min.
2. For operation with voltage higher than V_{DD} +0.3 V, the internal pull-up and pull-down resistors must be disabled.
3. The T_A(max) applies to P_D(max). At P_D < P_D(max) the ambient temperature is allowed to go higher than T_A(max) provided that the junction temperature T_J does not exceed T_J(max). Refer to [Section 6.9: Thermal characteristics](#).
4. Temperature range digit in the order code. See [Section 7: Ordering information](#).

5.3.2 Operating conditions at power-up / power-down

The parameters given in [Table 22](#) are derived from tests performed under the ambient temperature condition summarized in [Table 21](#).

Table 22. Operating conditions at power-up / power-down

Symbol	Parameter	Conditions	Min	Max	Unit
t _{VDD}	V _{DD} slew rate	V _{DD} rising	-	∞	µs/V
		V _{DD} falling; ULPEN = 0	10	∞	
		V _{DD} falling; ULPEN = 1	100	∞	ms/V

5.3.3 Embedded reset and power control block characteristics

The parameters given in [Table 23](#) are derived from tests performed under the ambient temperature conditions summarized in [Table 21: General operating conditions](#).

Table 23. Embedded reset and power control block characteristics

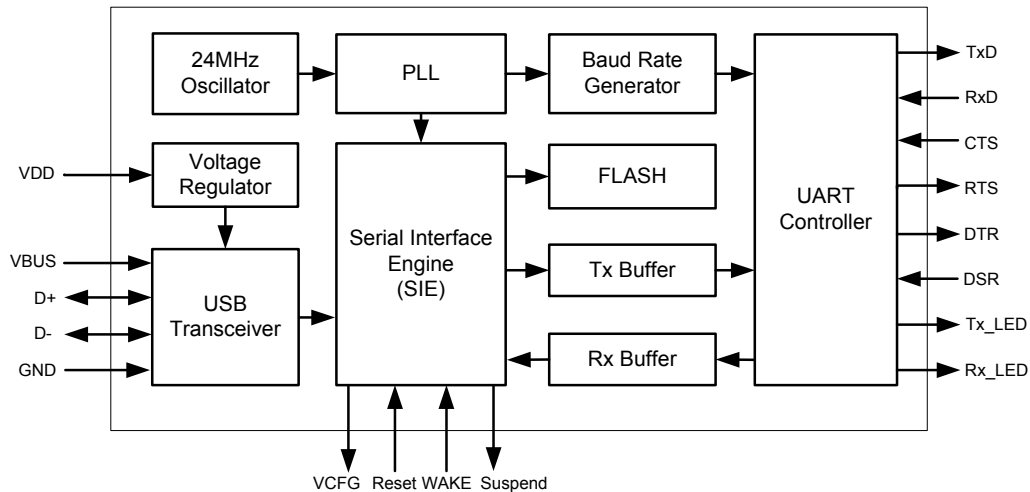
Symbol	Parameter	Conditions ⁽¹⁾	Min	Typ	Max	Unit
t _{RSTTEMPO} ⁽²⁾	POR temporization when V _{DD} crosses V _{POR}	V _{DD} rising	-	250	400	µs
V _{POR} ⁽²⁾	Power-on reset threshold	-	1.62	1.66	1.70	V
V _{PDR} ⁽²⁾	Power-down reset threshold	-	1.60	1.64	1.69	V
V _{BOR1}	Brownout reset threshold 1	V _{DD} rising	2.05	2.10	2.18	V
		V _{DD} falling	1.95	2.00	2.08	
V _{BOR2}	Brownout reset threshold 2	V _{DD} rising	2.20	2.31	2.38	V
		V _{DD} falling	2.10	2.21	2.28	
V _{BOR3}	Brownout reset threshold 3	V _{DD} rising	2.50	2.62	2.68	V
		V _{DD} falling	2.40	2.52	2.58	

USB-to-UART Bridge Controller

Features

- Universal Serial Bus (USB) Integration
 - Full-Speed USB peripheral compliant with USB2.0 specification
 - USB-IF certified with TID 40001425
 - Support for bus-powered and self-powered configurations
 - 3 endpoints (1 Interrupt IN, 1 Bulk OUT and 1 Bulk IN)
 - Integrated USB transceiver, 1.5 kΩ pull-up resistor on D+ line
- Universal Asynchronous Receiver Transmitter (UART)
 - Baud rate generation (300 to 230400)
 - Data format:
 - 8 data bits
 - 1 stop bit
 - No parity, even parity or odd parity
 - Support for Parity, Overrun and Framing errors
 - Supports flow control using CTS,RTS,DTR, DSR
 - LED signals to indicate activity on TxD and RxD lines
- Full device operation from a single voltage supply of 3.3 V or 5 V
- Low power consumption in suspend mode
 - 225 μA at 5 V operating voltage
 - 207 μA at 3.3 V operating voltage
- Integrated 24 MHz oscillator
- Integrated 3.3 V regulator
- Integrated flash to store device configuration
- Software support for ease of development
 - Configuration utility to program device parameters such as VID, PID and string descriptors.
 - Certified Cypress VCP driver for Windows (8 / 7 / Vista / XP)
 - Support for device drivers for Android, Mac, Linux, Window CE 4.2, 5.0, 6.0
- 28-pin SSOP 10 mm × 7.5 mm, RoHS compliant package
- Temperature grade
 - Commercial operating temperature range of 0 °C to +70 °C

Figure 1. CY7C64225 Block Diagram



Pin Configuration

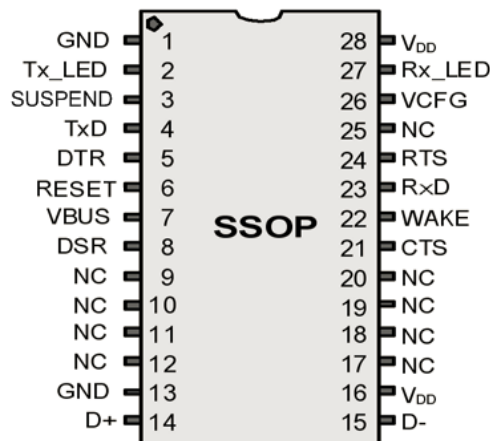
28-pin part pinout Description

The CY7C64225 USB-to-UART Bridge device is available in a 28-pin package as shown in Figure 2. The pin description is listed in Table 2.

Table 2. 28-pin part pinout (SSOP)

Pin No.	Name	I/O	Description
1	GND	Power	Ground
2	Tx_LED	Output	Active low, UART Tx_LED, max current –20 mA
3	SUSPEND	Output	Active low indicates USB is suspended
4	TxD	Output	UART Data Transmit, Output
5	DTR	Output	Data Terminal Ready (DTR) Pin
6	RESET	Input	No Connect (NC)
7	VBUS	Input	Used for VBUS monitoring. This pin requires a series resistor when connected to VBUS. The recommended values are in the range of 1 kΩ–10 kΩ.
8	DSR	Input	Data Set Ready (DSR) pin
13	GND	Power	USB Ground
14	D+	USB	USB D+ Line
15	D-	USB	USB D- Line
16	V _{DD}	Power	Supply Voltage (3.3 V or 5 V)
21	CTS	Input	Clear to Send (CTS) input, handshake signal
22	WAKE	Input	Active high on this pin, generates Remote Wake-Up signal on the Bus
23	RxD	Input	UART Data Receive, Input
24	RTS	Output	Request to Sent (RTS) output, handshake signal
26	VCFG	Output	Active low indicates VBUS is detected and device is configured
27	Rx_LED	Output	Active low, UART Rx_LED, max current –20 mA
28	V _{DD}	Power	Supply Voltage. 3.3 V or 5 V
9	NC	NC	No Connect
10	NC	NC	No Connect
11	NC	NC	No Connect
12	NC	NC	No Connect
17	NC	NC	No Connect
18	NC	NC	No Connect
19	NC	NC	No Connect
20	NC	NC	No Connect
25	NC	NC	No Connect

Figure 2. CY7C64225 USB-UART Bridge Device



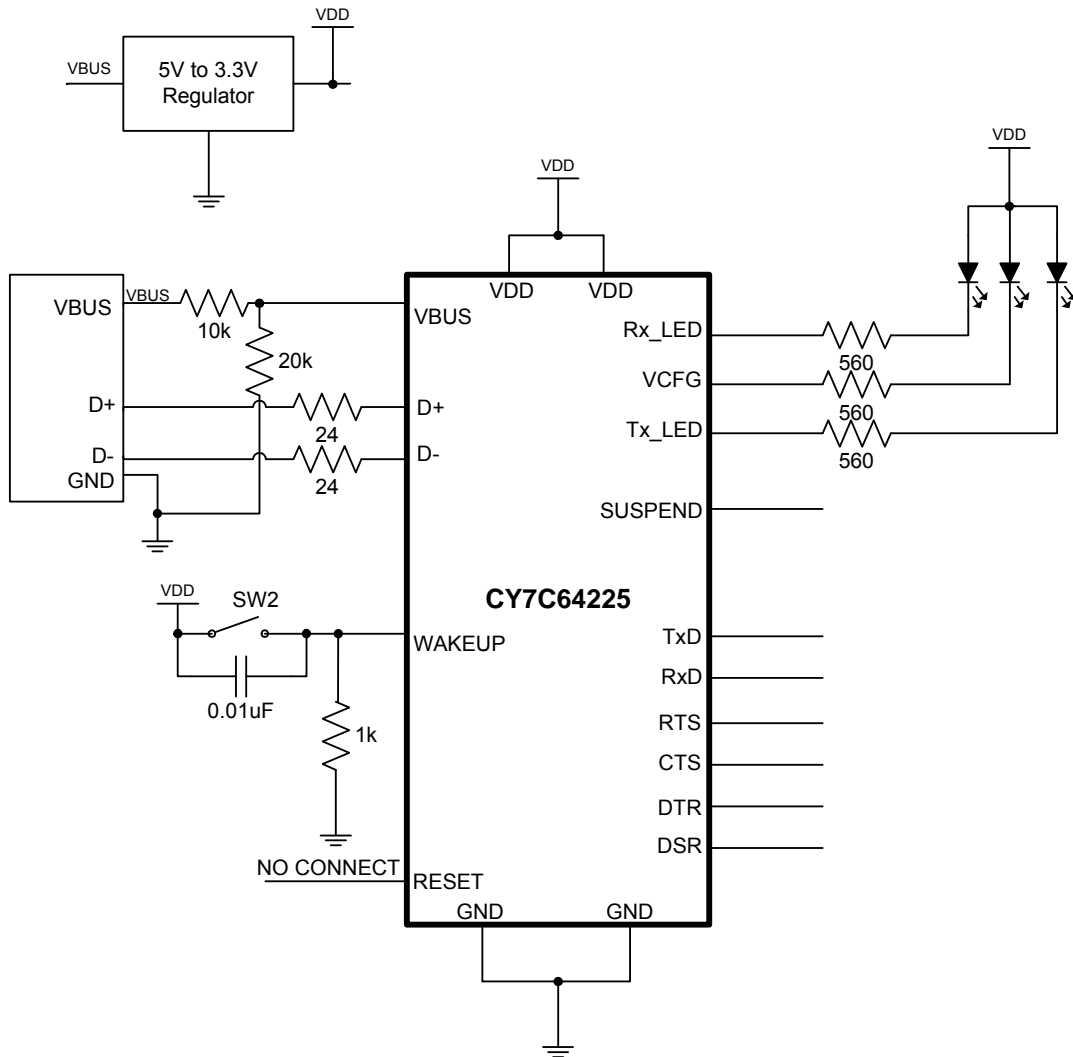
Bus Powered Design using External Regulator

Figure 4 illustrates the use of CY7C64225 in bus powered mode but running at 3.3 V. This design can be adopted when the circuit operating at 3.3 V is desired (RX, TX, RTS, CTS, DSR, DTR at 3.3 V).

This design uses an external 5 V to 3.3 V regulator to supply the 3.3 V to CY7C64225 from VBUS. The 3.3 V to CY7C64225 can also be provided from a regulator which is already available on the circuit board, being used for other components on the board.

Since the circuit is operating at 3.3 V, a voltage divider is used to provide 3.3 V from VBUS of USB port to 'VBUS' pin of CY7C64225.

Figure 4. Bus Powered Design using External Regulator



Absolute Maximum Ratings

Table 3. Absolute Maximum Ratings

Parameter	Description	Min	Typ	Max	Unit	Notes
T _{STG}	Storage temperature	-55	-	+100	°C	Higher storage temperatures reduces data retention time.
T _{BAKETEMP}	Bake temperature	-	125	See package label	°C	-
T _{BAKETIME}	Bake time	See package label	-	72	Hours	-
T _A	Ambient temperature with power applied	0	-	+70	°C	-
V _{DD}	Supply voltage on V _{DD} relative to V _{SS}	-0.5	-	+6.0	V	-
V _{IO}	DC input voltage	V _{SS} - 0.5	-	V _{DD} + 0.5	V	-
I _{MIO}	Maximum current into any port pin	-25	-	+50	mA	-
ESD	Electrostatic discharge voltage	-	-	2000	V	Human body model ESD.
Flash _{ENPB}	Flash endurance (per block)	50,000 ^[1]	-	-	-	Erase/write cycles per block.
Flash _{ENT}	Flash endurance (total) ^[2]	1,800,000	-	-	-	Erase/write cycles.
Flash _{DR}	Flash data retention	10	-	-	Years	-

Operating Temperature

Table 4. Operating Temperature

Parameter	Description	Min	Typ	Max	Unit	Notes
T _{AC}	Commercial ambient temperature	0	-	+70	°C	-
T _J	Junction temperature	-40	-	+100	°C	The temperature rise from ambient to junction is package specific. See Thermal Impedance on page 17 . The user must limit the power consumption to comply with this requirement.

Notes

- The 50,000 cycle Flash endurance per block will only be guaranteed if the Flash is operating within one voltage range. Voltage ranges are 3.0 V to 3.6 V and 4.75 V to 5.25 V.
- A maximum of 36 x 50,000 block endurance cycles is allowed. This may be balanced between operations on 36x1 blocks of 50,000 maximum cycles each, 36x2 blocks of 25,000 maximum cycles each, or 36x4 blocks of 12,500 maximum cycles each (to limit the total number of cycles to 36x50,000 and that no single block ever sees more than 50,000 cycles).

DC Electrical Characteristics

DC GPIO Specifications

The following table lists guaranteed maximum and minimum specifications for the voltage and temperature ranges: 4.75 V to 5.25 V and $0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, or 3.15 V to 3.5 V and $0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, respectively. Typical parameters apply to 5 V and 3.3 V at 25 °C and are for design guidance only.

Table 5. DC GPIO Specifications

Parameter	Description	Min	Typ	Max	Unit	Notes
V _{OH}	High output level	V _{DD} - 1.0	–	–	V	I _{OH} = 10 mA, V _{DD} = 4.75 to 5.25 V
V _{OL}	Low output level	–	–	0.75	V	I _{OL} = 25 mA, V _{DD} = 4.75 to 5.25 V
I _{OH}	High-level source current	10	–	–	mA	–
I _{OL}	Low-level sink current	25	–	–	mA	–
V _{IL}	Input low level	–	–	0.8	V	V _{DD} = 3.15 to 5.25 V
V _{IH}	Input high level	2.1	–	–	V	V _{DD} = 3.15 to 5.25 V

DC Full-Speed USB Specifications

The following table lists guaranteed maximum and minimum specifications for the voltage and temperature ranges when the IMO is selected as system clock: 4.75 V to 5.25 V and $0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, or 3.15 V to 3.5 V and $0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, respectively. Typical parameters apply to 5 V and 3.3 V at 25 °C and are for design guidance only.

Table 6. DC Full Speed (12 Mbps) USB Specifications

Parameter	Description	Min	Typ	Max	Unit	Notes
USB Interface						
V _{DI}	Differential input sensitivity	0.2	–	–	V	(D+) – (D–)
V _{CM}	Differential input common mode range	0.8	–	2.5	V	–
V _{SE}	Single-ended receiver threshold	0.8	–	2.0	V	–
C _{IN}	Transceiver capacitance	–	–	20	pF	–
I _{IO}	High Z state data line leakage	–10	–	10	μA	0 V < V _{IN} < 3.3 V.
R _{EXT}	External USB series resistor	23	–	25	Ω	In series with each USB pin.
V _{UOH}	Static output high, driven	2.8	–	3.6	V	15 kΩ ± 5% to ground. Internal pull-up enabled.
V _{UOHI}	Static output high, idle	2.7	–	3.6	V	15 kΩ ± 5% to ground. Internal pull-up enabled.
V _{UOL}	Static output low	–	–	0.3	V	15 kΩ ± 5% to ground. Internal pull-up enabled.
Z _O	USB driver output impedance	28	–	44	Ω	Including R _{EXT} resistor.
V _{CRS}	D+/D– crossover voltage	1.3	–	2.0	V	–

DC Chip Level Specifications

The following table lists guaranteed maximum and minimum specifications for the voltage and temperature ranges when the IMO is selected as system clock: 4.75 V to 5.25 V and $0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, or 3.15 V to 3.5 V and $0\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$, respectively. Typical parameters apply to 5 V and 3.3 V at 25 °C and are for design guidance only.

Table 7. DC Chip-Level Specifications

Parameter	Description	Min	Typ	Max	Unit	Notes
V _{DD}	Supply voltage	3.0	–	5.25	V	USB hardware is not functional when V _{DD} is between 3.5 V to 4.35 V
I _{DD5}	Supply current	–	14	27	mA	Conditions are V _{DD} = 5.0 V, T _A = 25 °C
I _{DD3}	Supply current	–	8	14	mA	Conditions are V _{DD} = 3.3 V, T _A = 25 °C
I _{SB}	Sleep (mode) current	–	3	6.5	μA	V _{DD} = 3.3 V, 0 °C ≤ T _A ≤ 55 °C
I _{SBH}	Sleep (mode) current at high temperature.	–	4	25	μA	V _{DD} = 3.3 V, 55 °C < T _A ≤ 70 °C
I _{susp1}	USB suspend current	–	225	285	μA	For 5 V operating voltage range
I _{susp2}	USB suspend current	–	208	260	μA	For 3.3 V operating voltage range